

「FPGAでパワエレ制御をするために 知っておくべきこと」

～PWM生成ロジックの実際と、
設計プロセスの基礎とシステム設計～

2019年4月24日

Mywayプラス株式会社

松野 知愛

目次

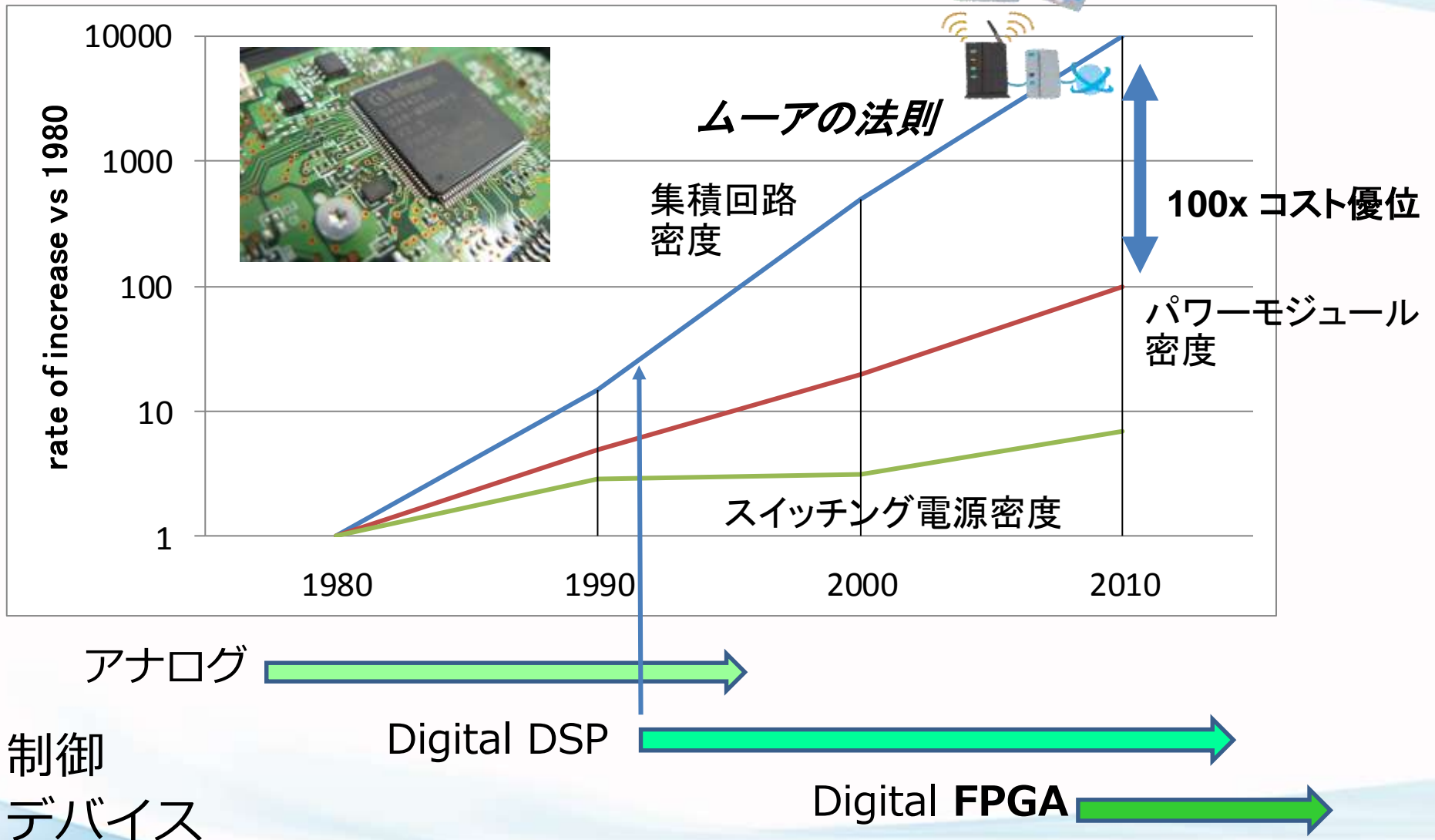
1. <背景> デジタルデバイス Meets パワエレ
2. FPGAのキホン
3. FPGAによるシステム設計の勘所
4. PWM制御の実装 (演習 1 : 基本操作)
5. 安定動作の為の勘所
6. FPGAプラットフォームと事例紹介
(FPGA モデルベース開発環境デモ)
(演習 2 : シミュレーションとデバッグ)
(演習 3 : デッドタイムロジック)



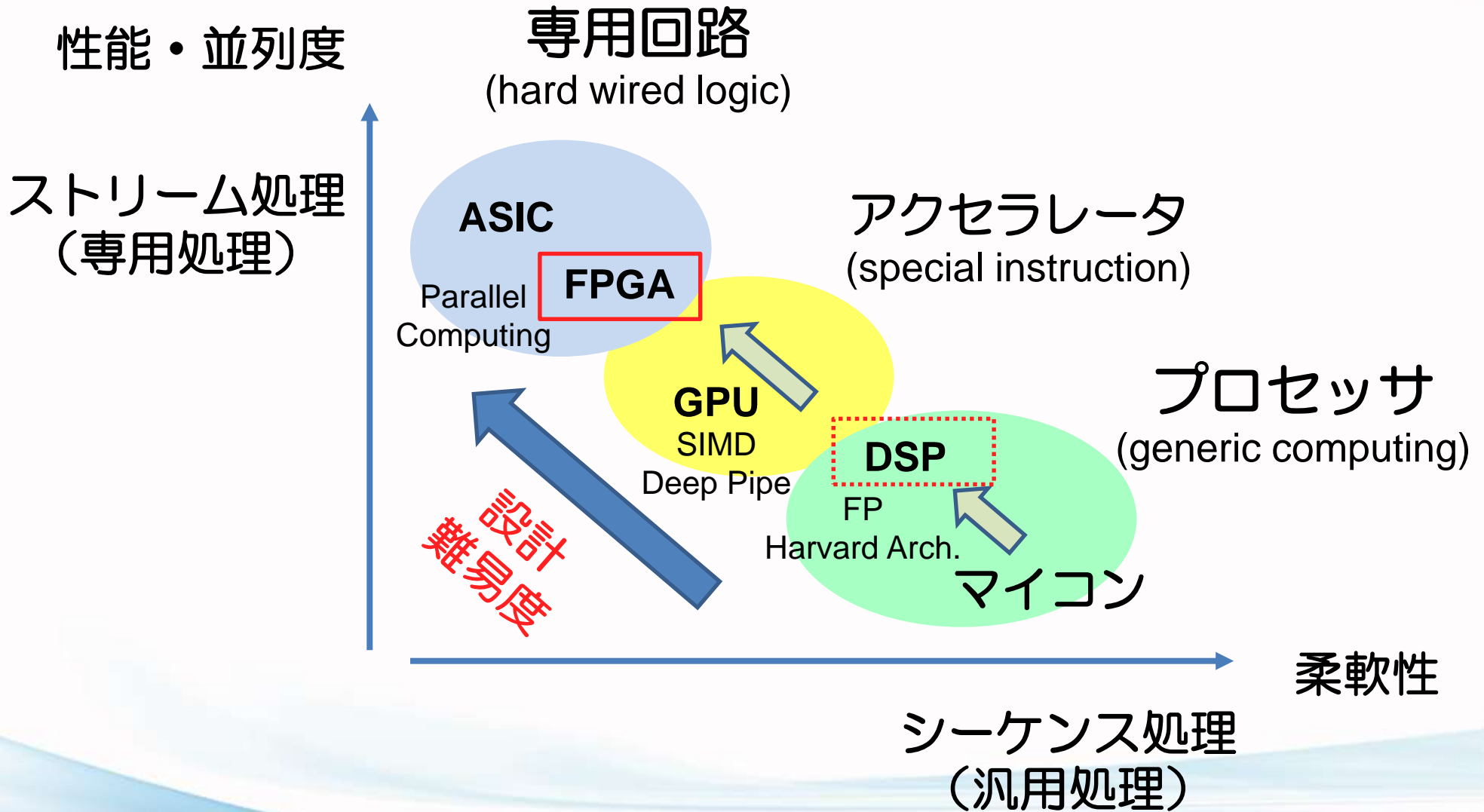
背景 デジタルデバイス Meets パワエレ

DSP, GPU, FPGA特徴など

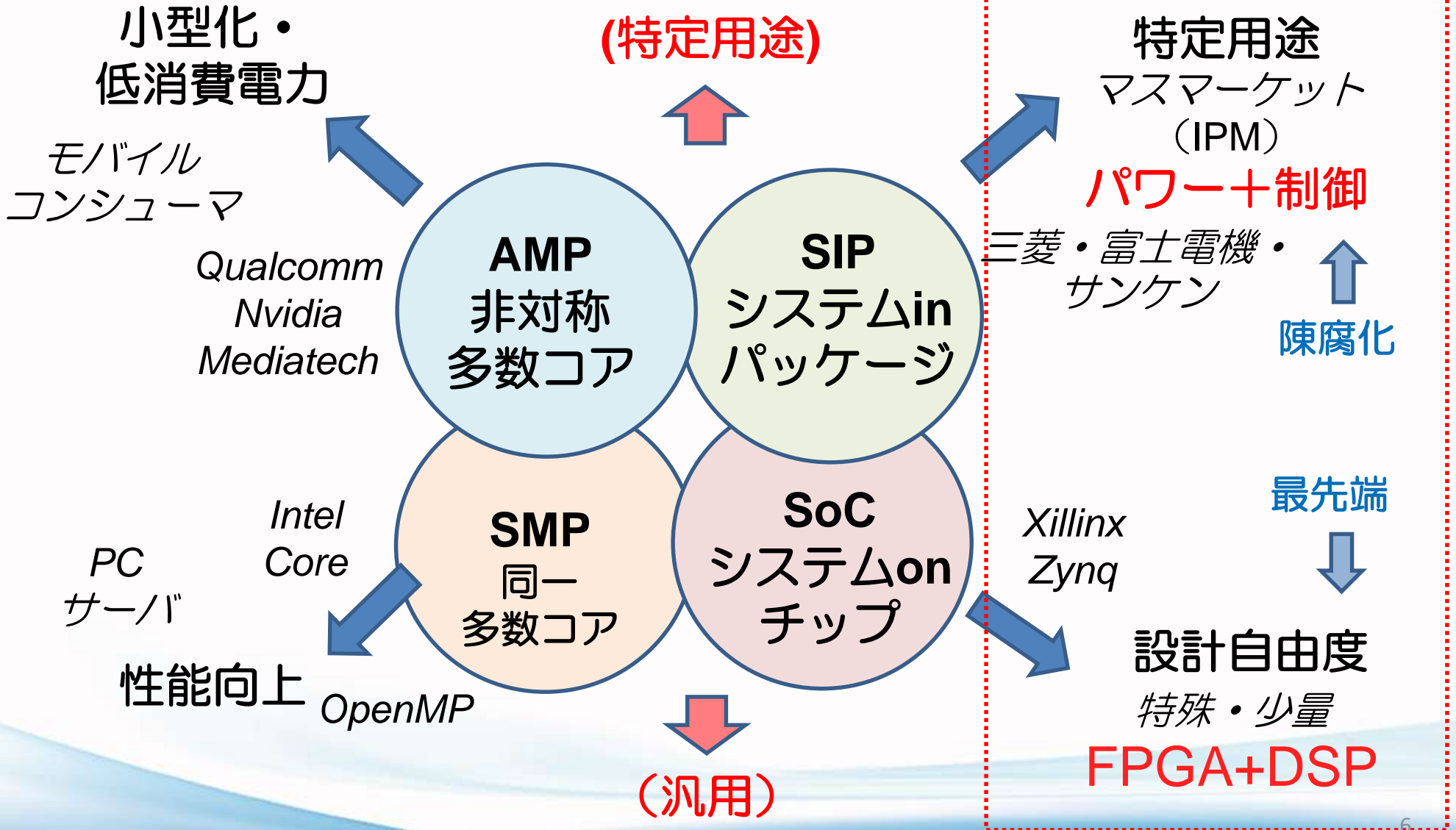
Digital Rich!



様々な演算デバイス



パッケージング



パワーエレに必要なスペック

- 演算速度

- 動作周波数, コア数, 専用命令 (FP、積和、sin,cos)

vs. 価格・入手性・熱・電圧

- レイテンシ

- 割り込み遅延, 内部バス

vs. スループット・パイプライン

- インターフェース

- 周辺回路(AD, GPIO)、専用回路(PWM)、外部バス

vs. システムコスト・サイズ

パワエレ制御～演算デバイス比較～

	マイコン	DSP	FPGA	ASIC	アナログ
演算能力	△	○	◎	◎	◎
レイテンシ	△	○	◎	◎	◎
インターフェース	△	△	◎	◎	○
汎用性(適用アルゴリズム柔軟性)	◎	◎	◎	◎	×
開発工数	◎	◎	△→○	×	○
部品単価	◎	○	△→○	◎	○
パワエレ用途	◎	◎	→◎	-	◎

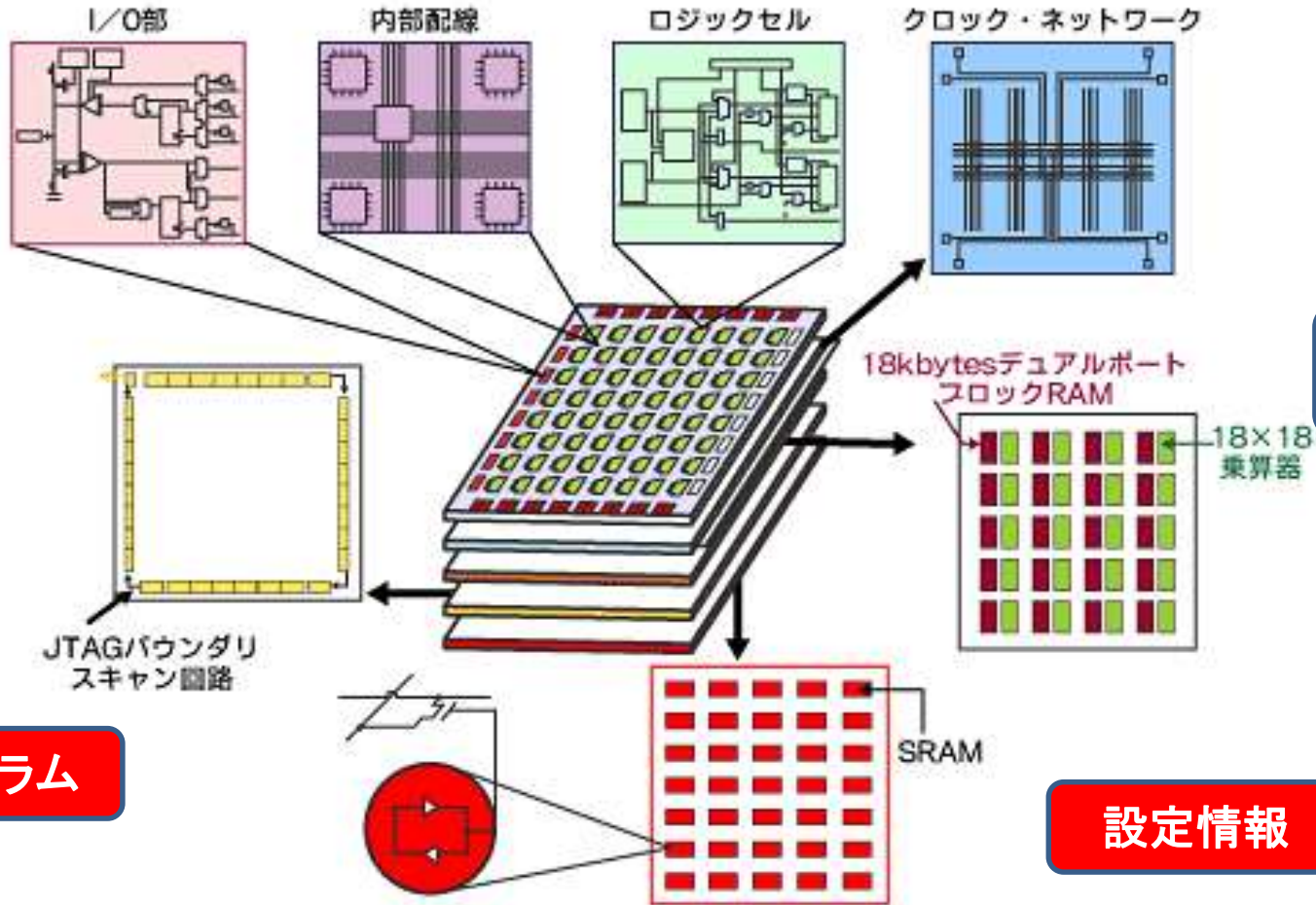
× ←不利 有利→◎

高速処理・多ゲート制御の利点を活かせる
先端アルゴリズムに最適

FPGAのキホン

設計フローと必要スキル

外部ピンIO セルの配線 演算素子(セル) 同期クロック配線



プログラム

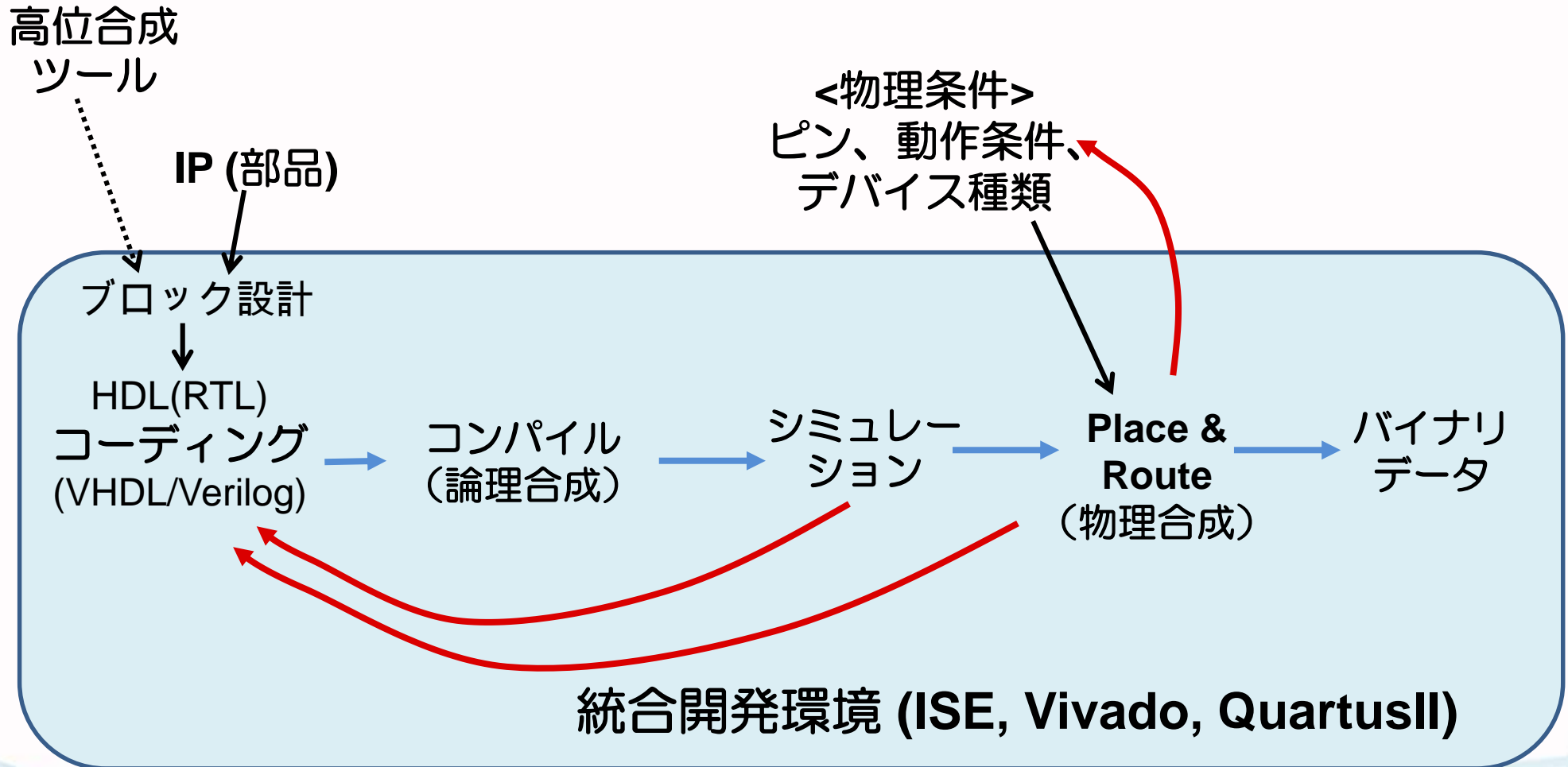
HWマクロ
(機能部品)

設定情報

- クロック (同期設計、クロックソース)
- リセット (起動シーケンス)
- 電源 (起動シーケンス、ノイズ、安定動作)
- I/O (バンク設定、初期値、同期設計、ノイズ)
- RAM (ブロックメモリ・IP、使用率、チップスコ
ープ)
- JTAG/デバッグ (Flash選定、システム構成)
- 機能 (タイミングチャート、ステートマシン)

全てFPGA設計仕様書でカバーすべき項目

FPGAの設計フロー



FPGA設計に必要なスキル

HW回路設計

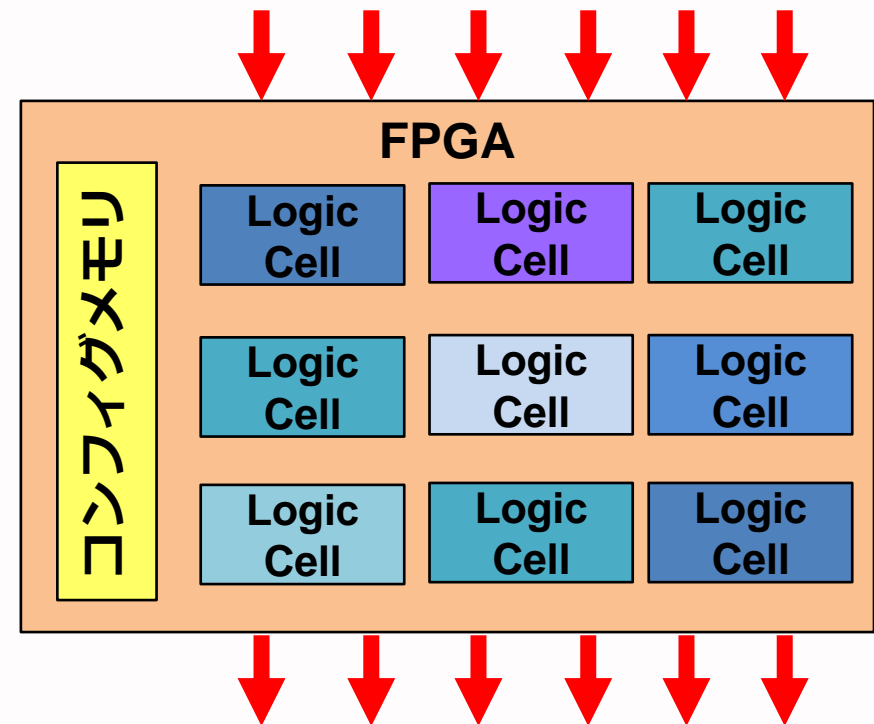
TTL/CMOS、電源、インターフェース

ロジック設計

論理回路、真理値表

C言語

プログラミングの基礎



FPGAによるシステム設計の勘所

- FPGAが必要か？
 - 制御周期（キャリア割り込みルーチン許容時間）
 - 高速・精密・特殊ゲート制御（特殊トポロジ）
 - 高速システム同期制御（ユニット間高速通信）
- どう切り出すか？
 - 性能→トップダウン：ソフトウェアでアルゴリズム記述→プロファイリング（性能評価）→FPGA仕様設計→専用関数（API）設計
 - 機能→ボトムアップ：FPGA仕様設計→専用関数（API）設計→アルゴリズム記述

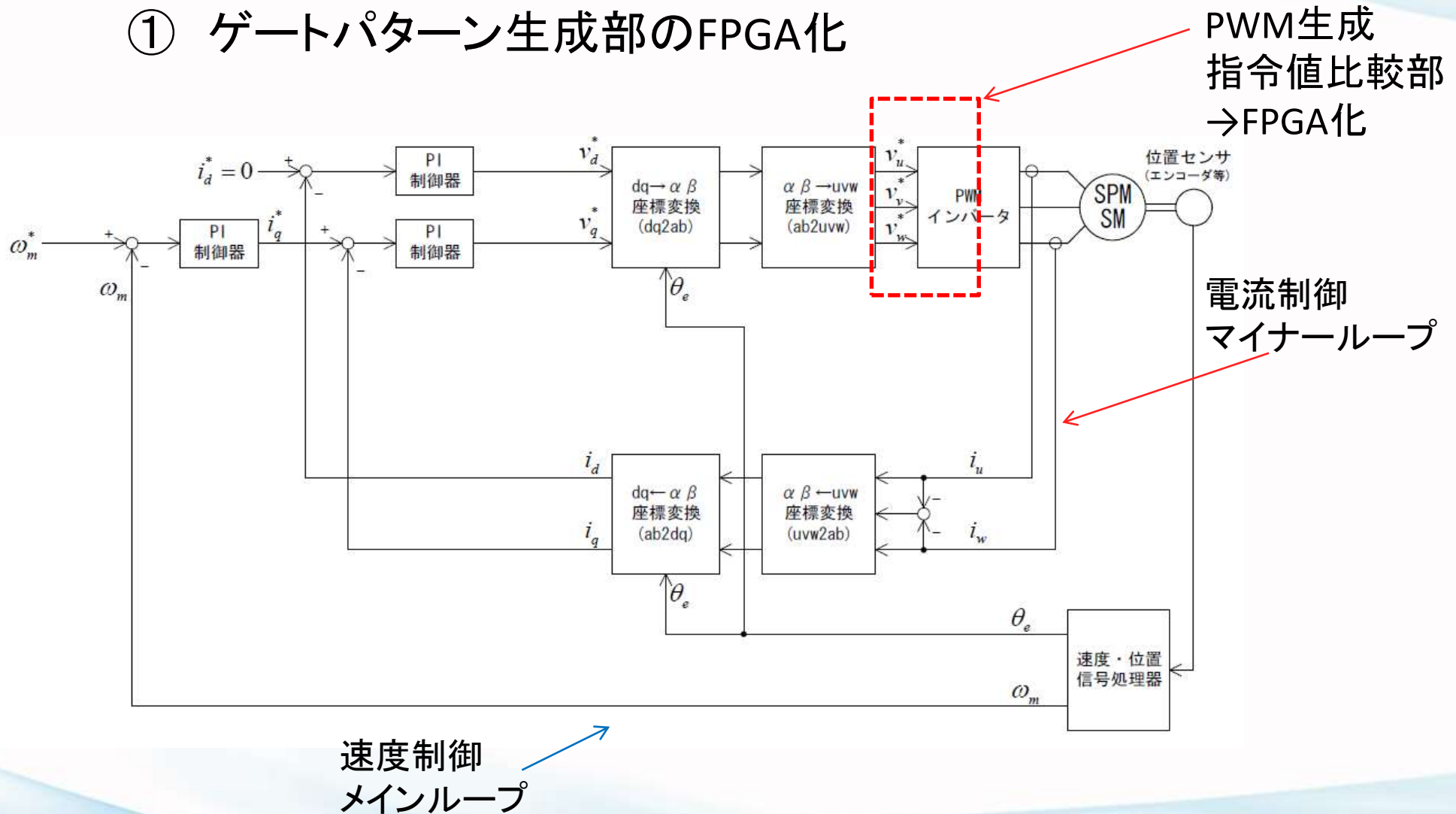
開発期間・費用
デバッグ、メンテナンス性
信頼性

➡

使い方・作り方次第！

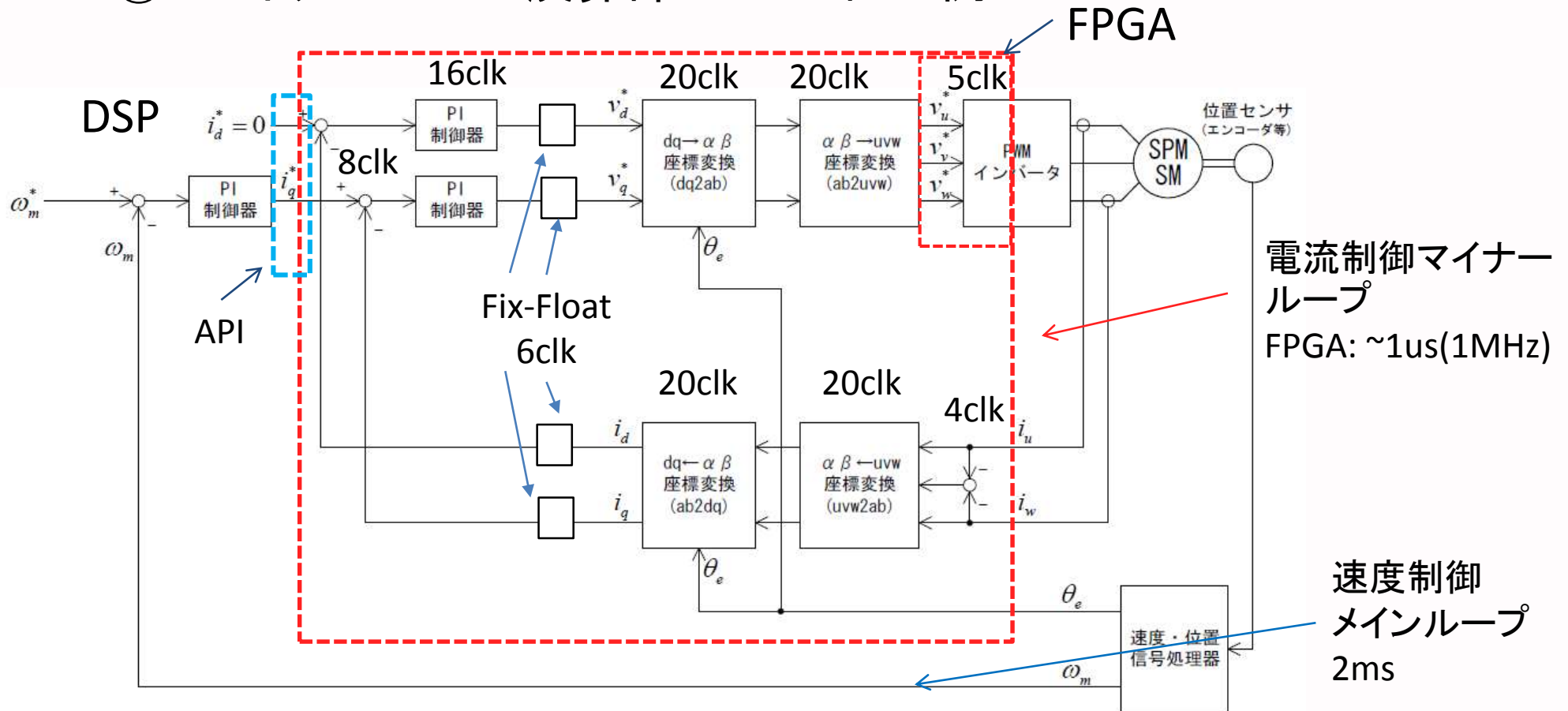
システム例：PM同期モータ ベクトル制御

① ゲートパターン生成部のFPGA化



システム例：PM同期モータ ベクトル制御

② マイナーループ演算部のFPGA化の例



遅延計算

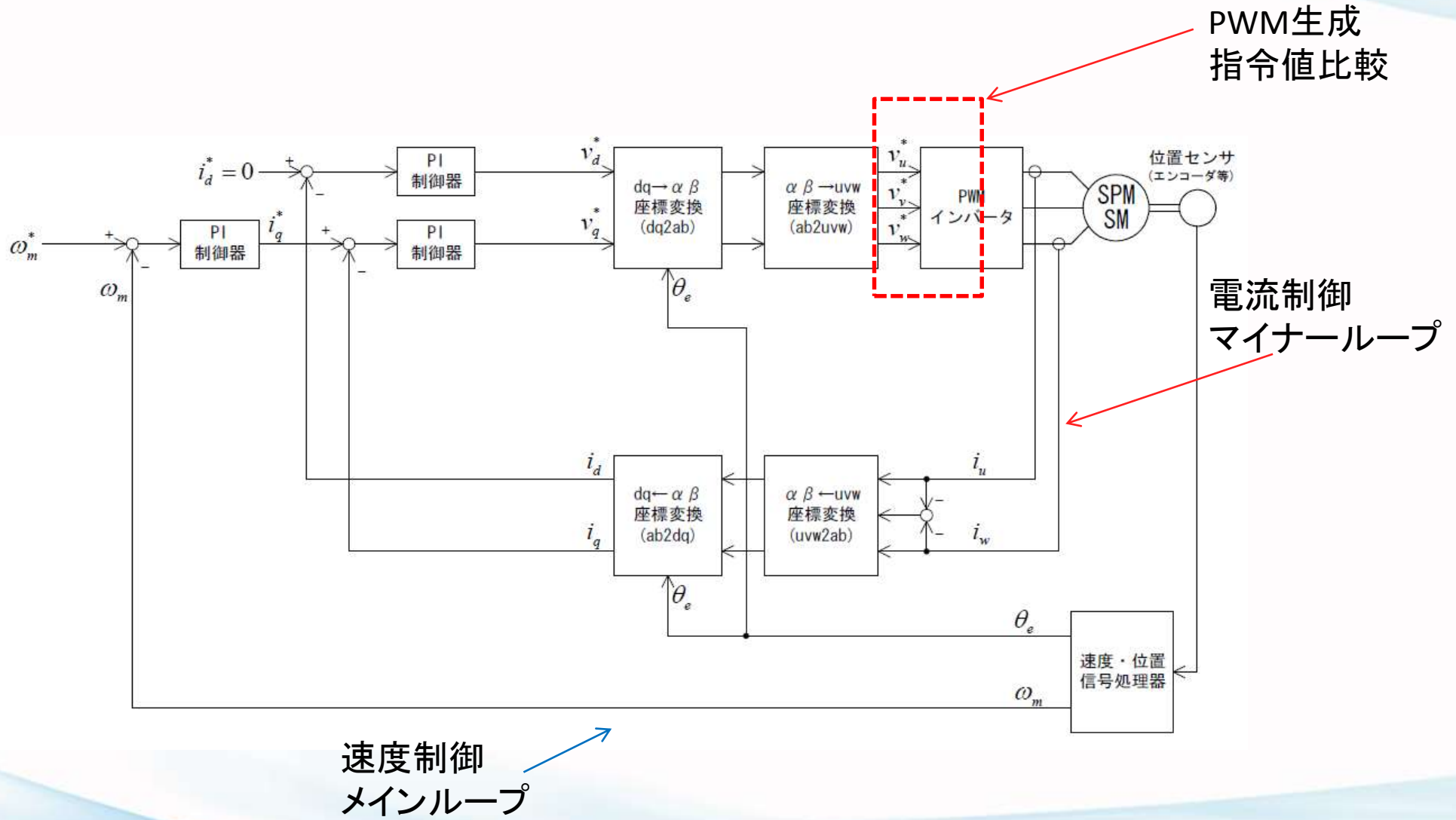
(logic) $4+20+20+6+8+16+6+20+20+5 = 125 \text{ cycle} \times 5 \text{ (ns @200MHz)} = \sim 650\text{ns}$

注意: 性能・動作を保証するものではありません

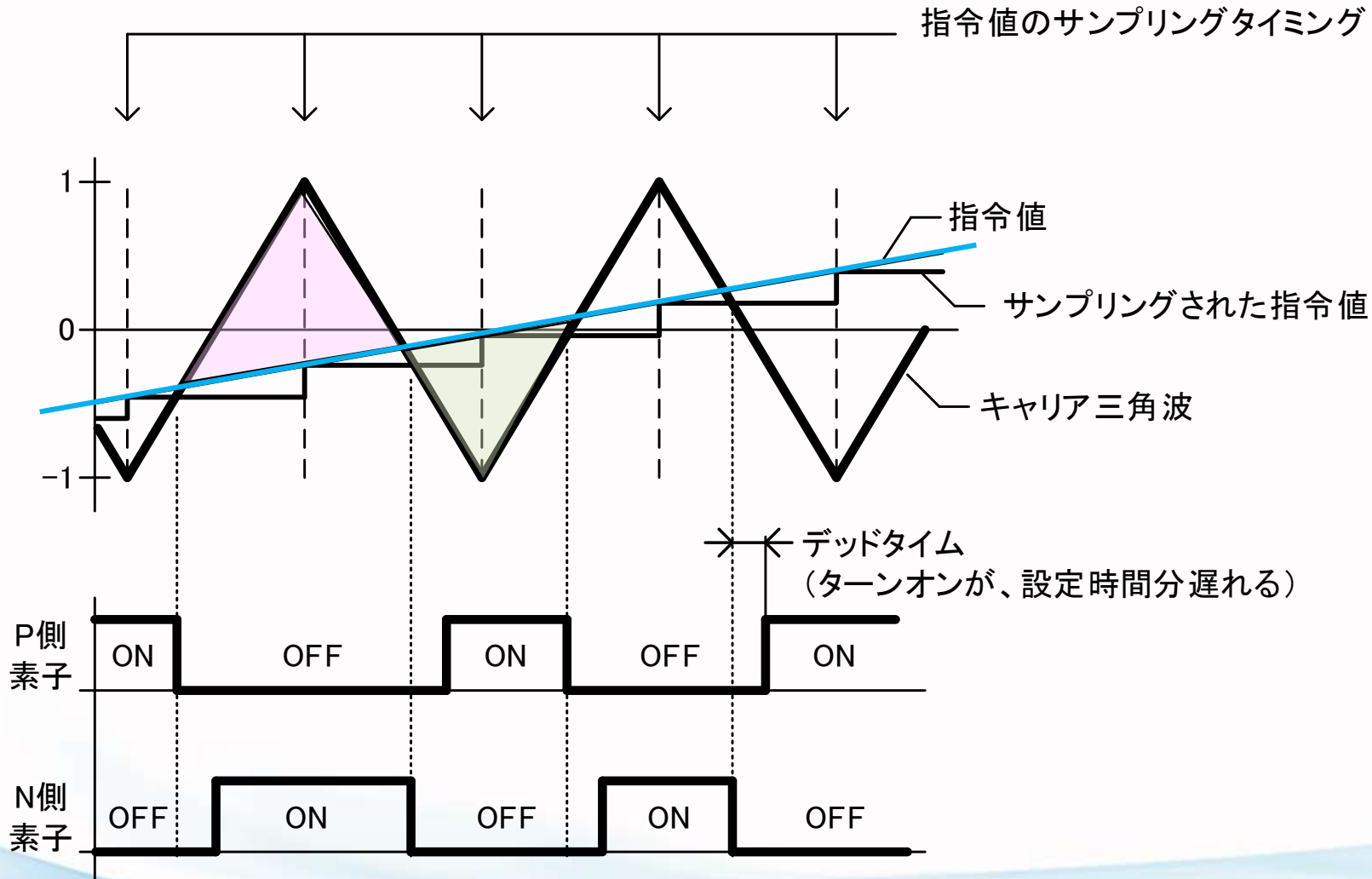
PWM制御の実装

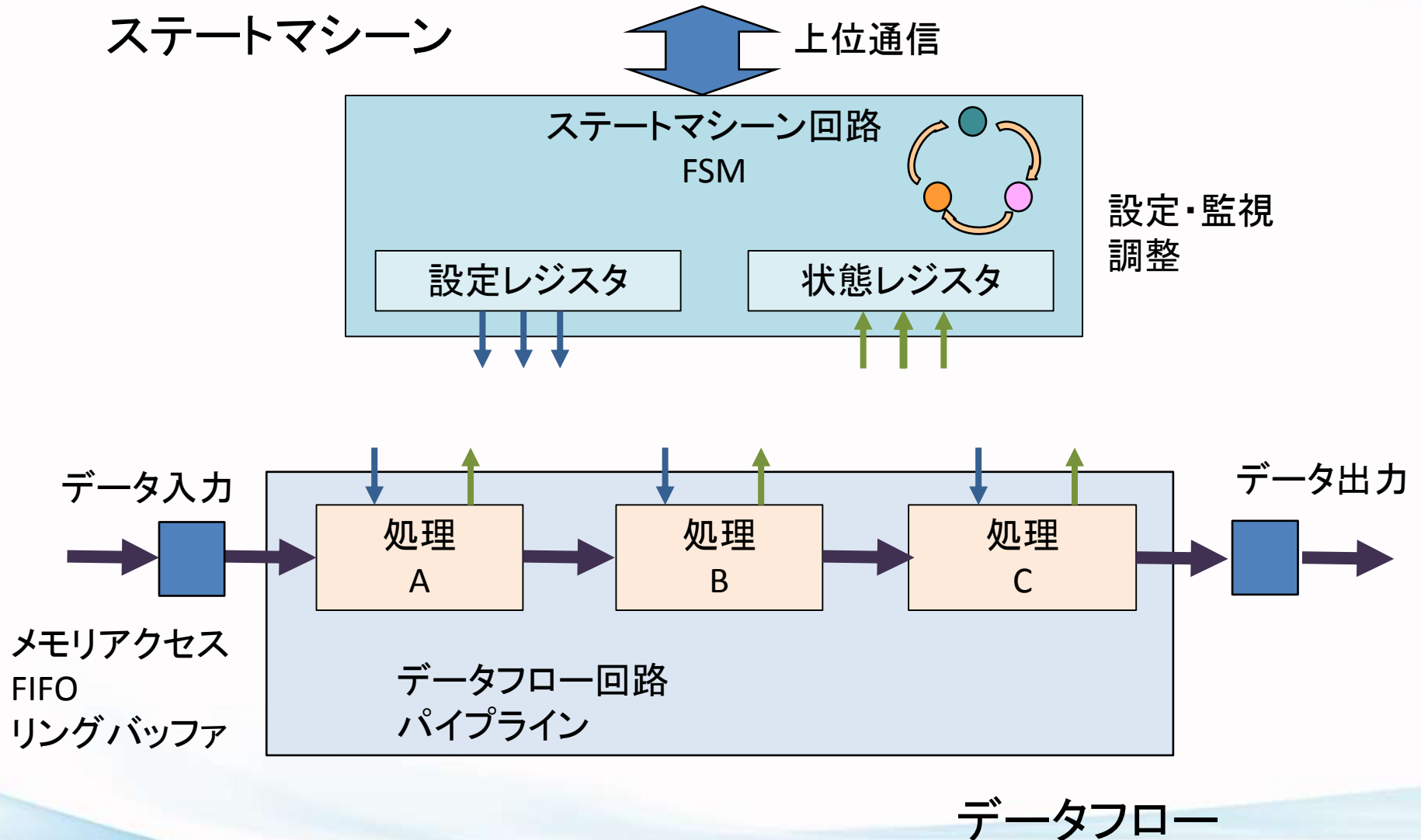
VHDLコードの実装例

PM同期モータ ベクトル制御ブロック図

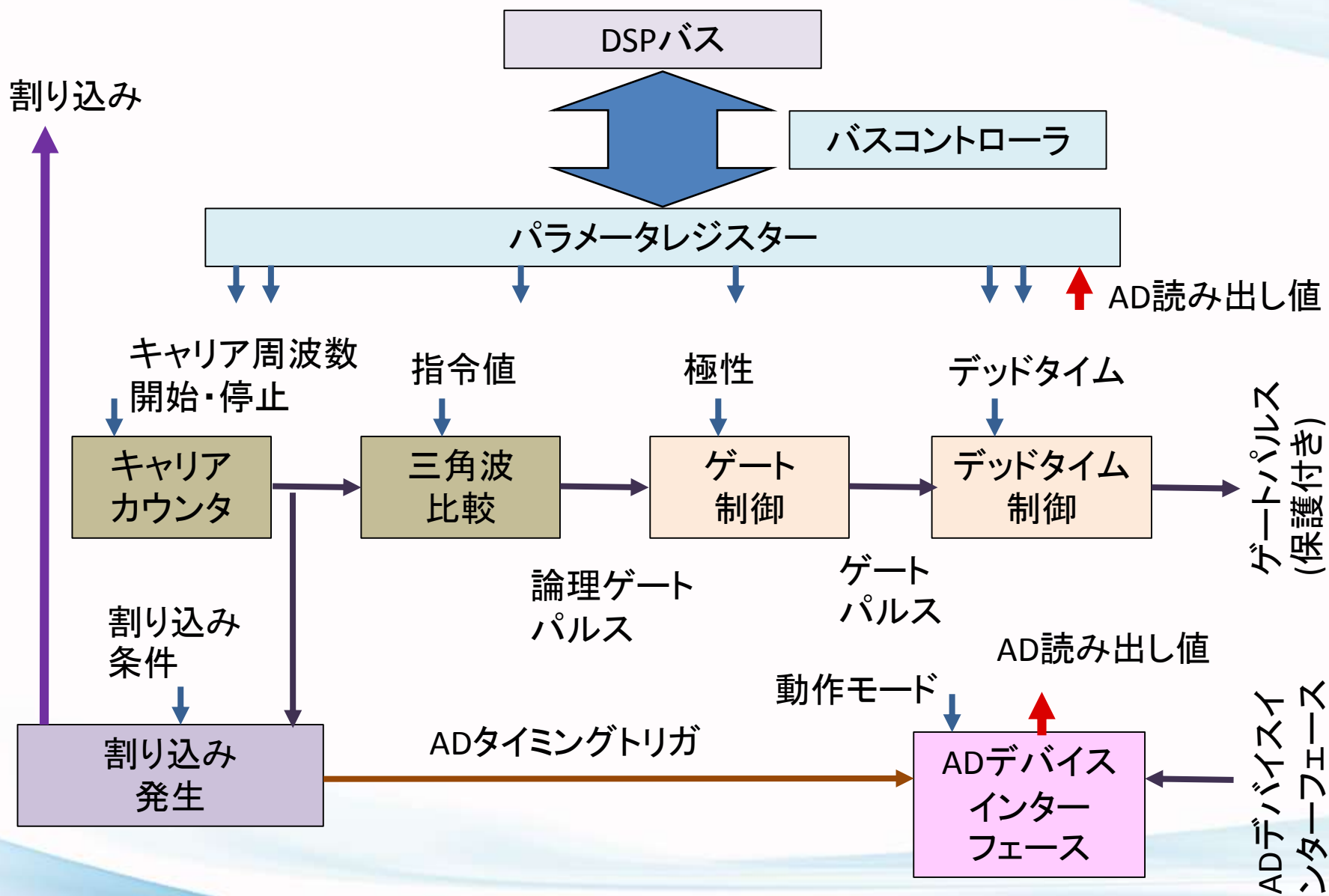


PWMゲートパルス生成部の仕様

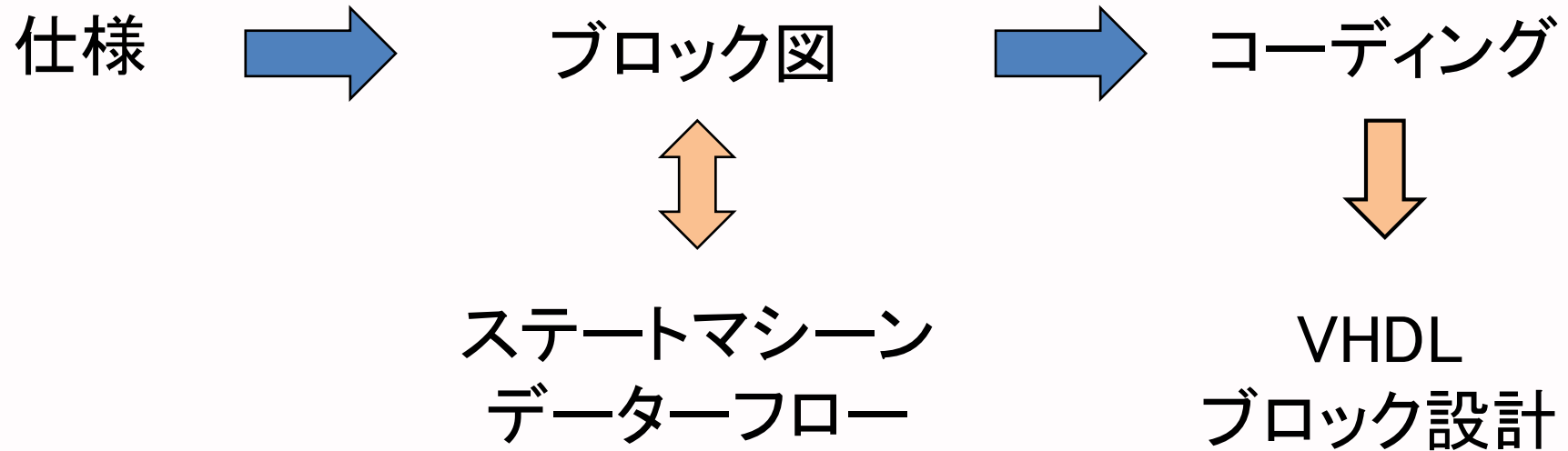




PWMゲートパルス生成部ブロック図



FPGAは簡単に使いこなせる



FPGAによるパワエレ制御は
手順をふんで安定動作

演習 1

基本操作およびシミュレーション

安定動作のための勘所

「センスの良い」設計

こんなことはありませんか？

コンパイルの度に動作が変わる

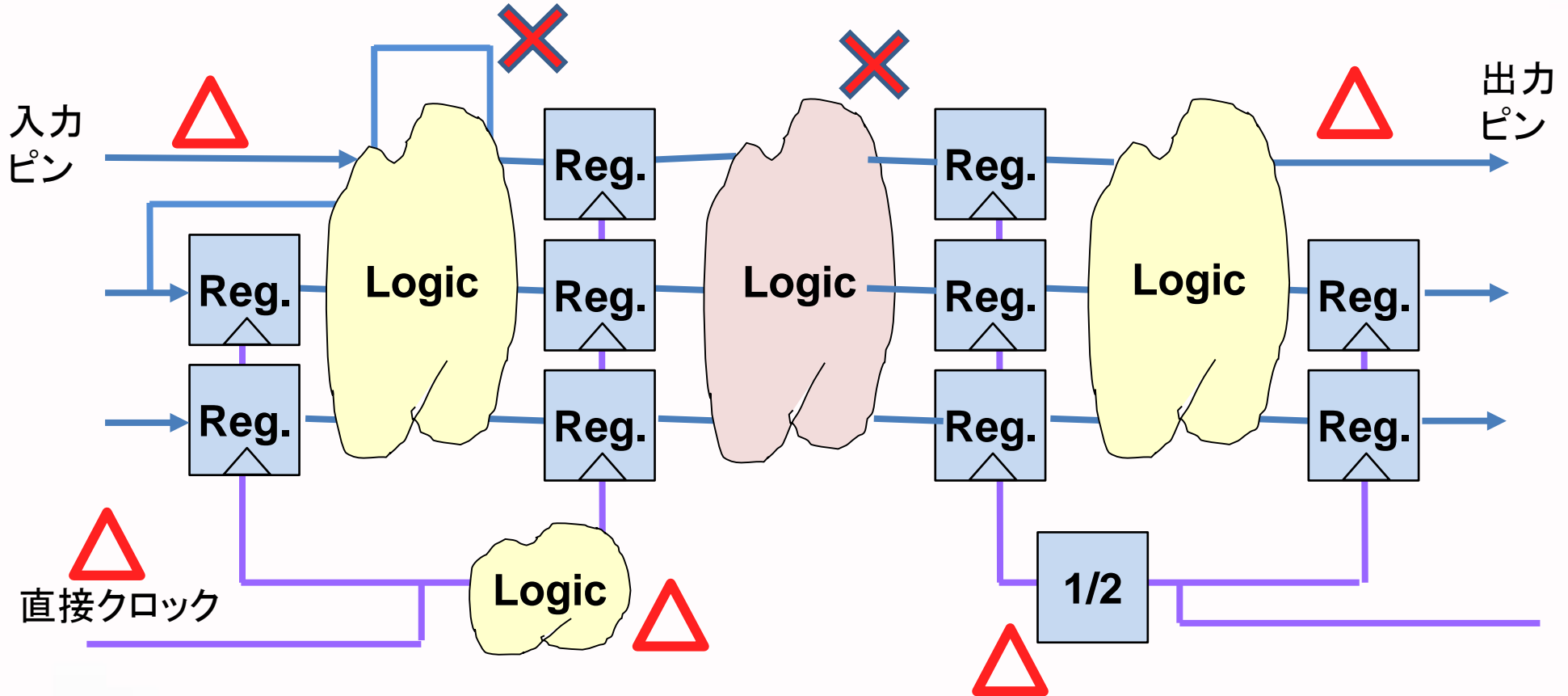
昨日は動いたのに、今朝は動かない

設計変更したら別の機能がおかしくなった

たまーに動かない事がある

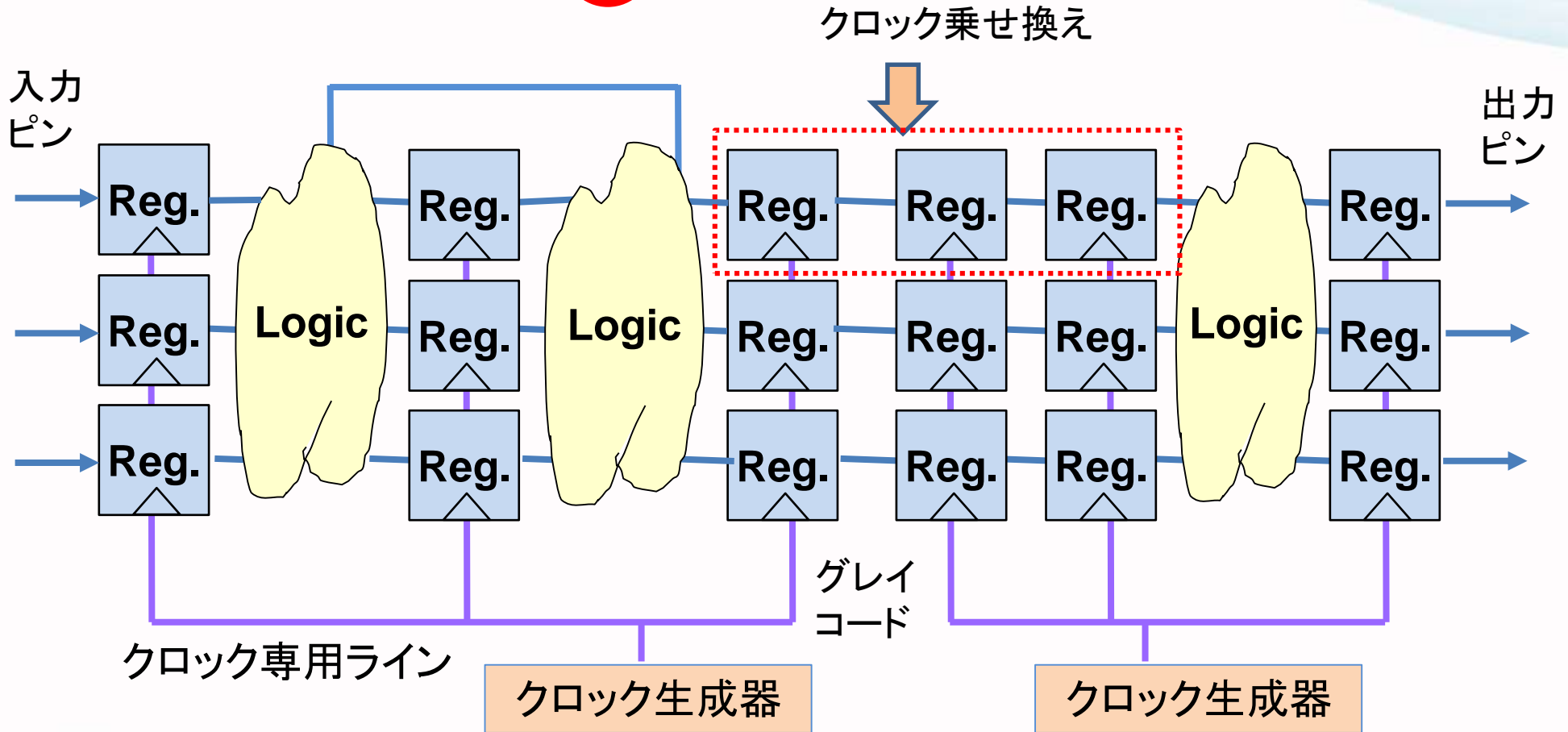
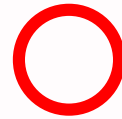
個体差で動作にばらつきがある

原因はこれかも・・・ 非同期設計



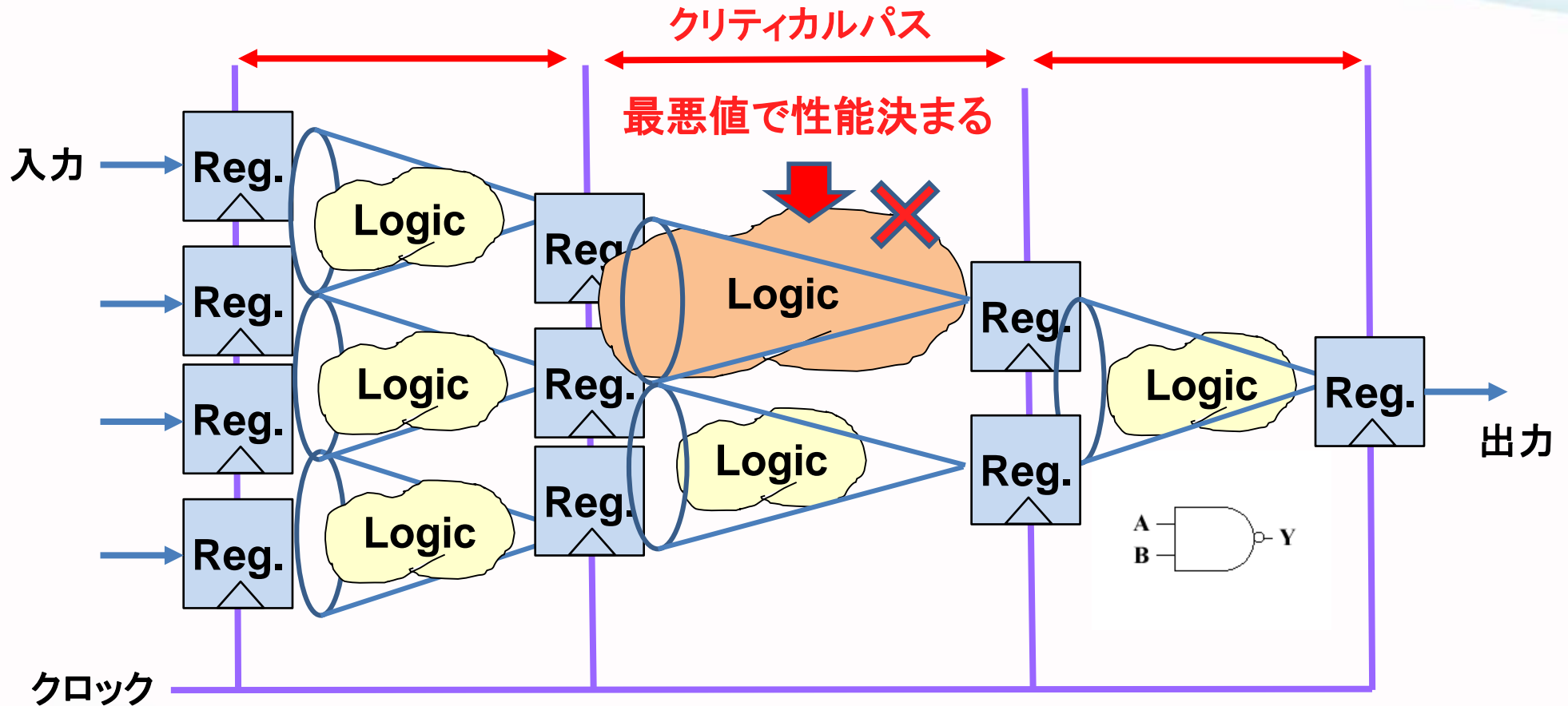
メタステーブル、ラッチ、レーシング、ヒゲ

勘所① 同期設計

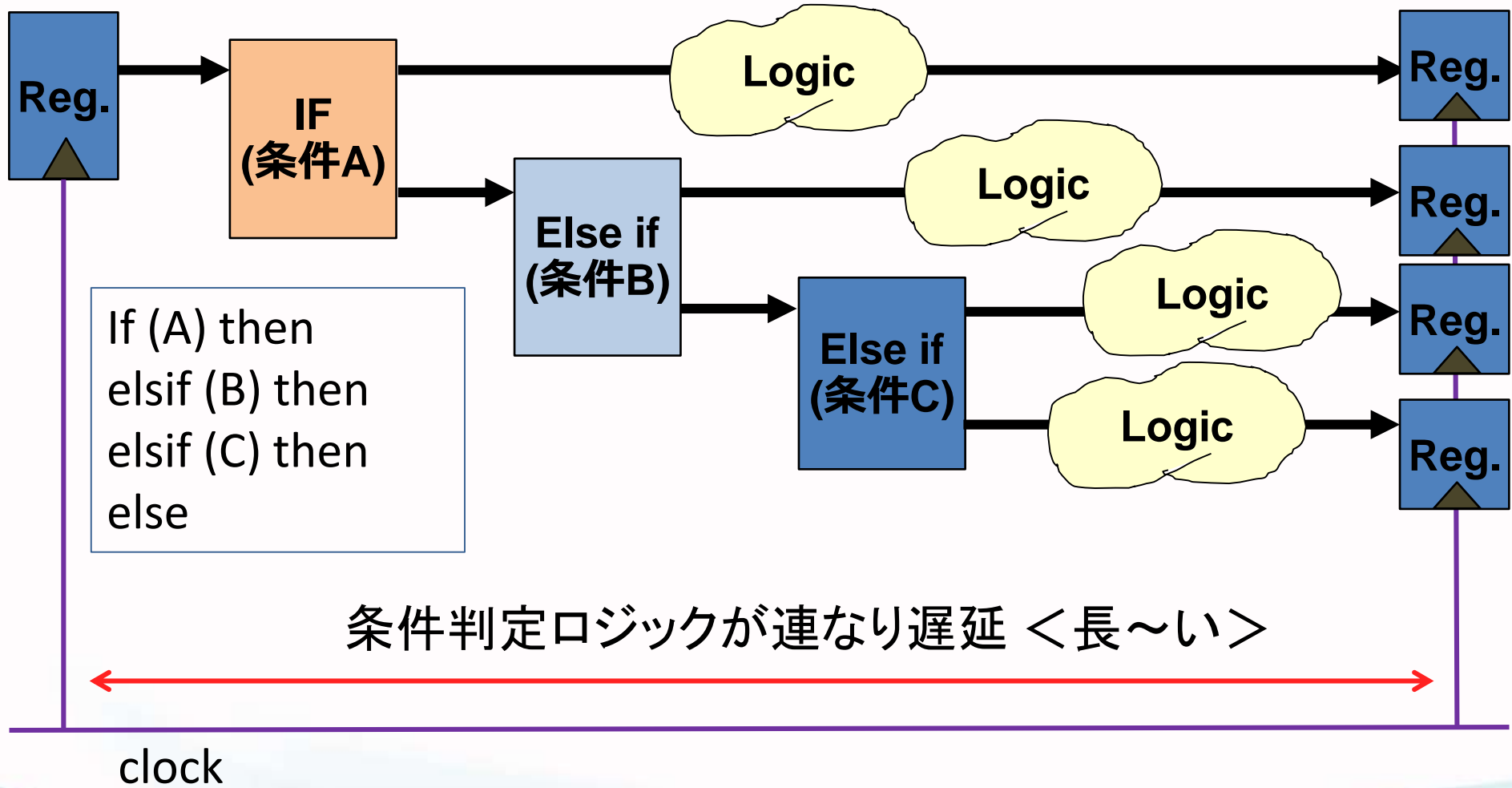


単一クロック推奨、非同期は丁寧に乗せ換え
外部入出力はレジスタ受け・出し

勘所② 合成結果の回路を常に意識

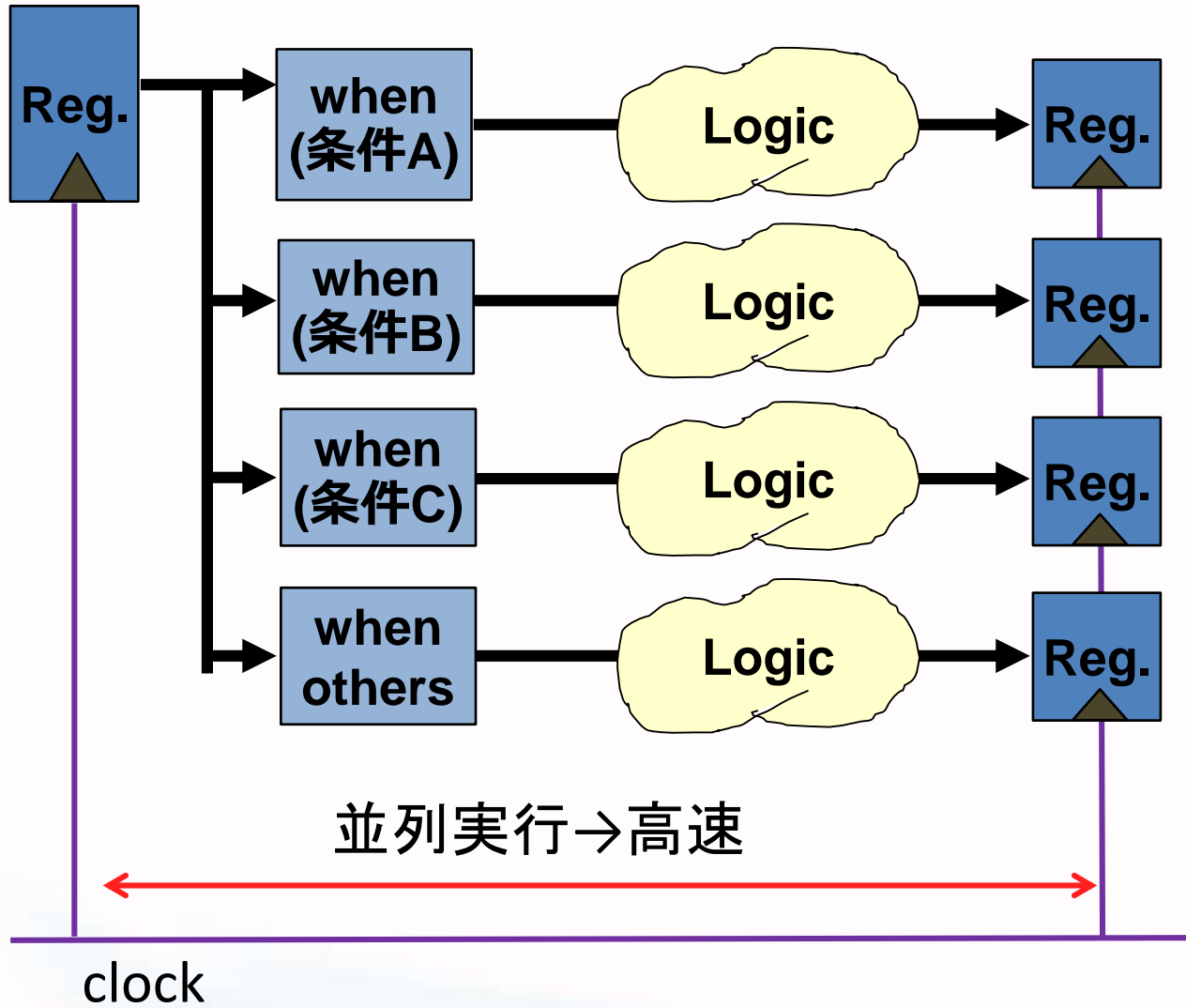


合成結果の回路をイメージして「バランス設計」
「最悪値」(クリティカルパス)が全てを台無し



条件判定ロジックが連なり遅延 <長〜い>

IFの連続に注意



条件成立が排他

Case ABC is
when A
when B
when C
when others

ステートマシンの基本形

勘所④ さらにより高度な設計へ

- IP活用、構造化設計
 - 再利用性、IPツール活用、パワエレ専用IP(Myway)
- 多様・高速なゲートパターン生成
 - 大規模高速カウンタ（分散・並列化）・テーブル活用
- 最後は物理設計
 - PAR(Place & Route)で高速回路（500MHz超 PWM）
- SoC (System on Chip)
 - DSP+FPGA バスを自在に
- 高位合成ツール？

- Mathworks社
 - HDL Coder: SimuLinkアルゴリズム設計→汎用HDL
- Xilinx社
 - System Generator: 信号処理マクロ+ブロックセット
 - Vivado HLS: C言語によるIP作成

ツールの限界 ≠ 自分の限界
開発の効率化 ≠ 習得の効率化
効率化の対象、開発フェーズ、費用対効果で活用

FPGAプラットフォームと事例紹介

FPGAプラットフォーム PE-Exert4

製品事例：FPGAによる高調波重畳機能

各種アプリケーション事例（MMC, DAB, SRM）

FPGAプラットフォームと事例紹介

FPGAプラットフォーム PE-Exert4

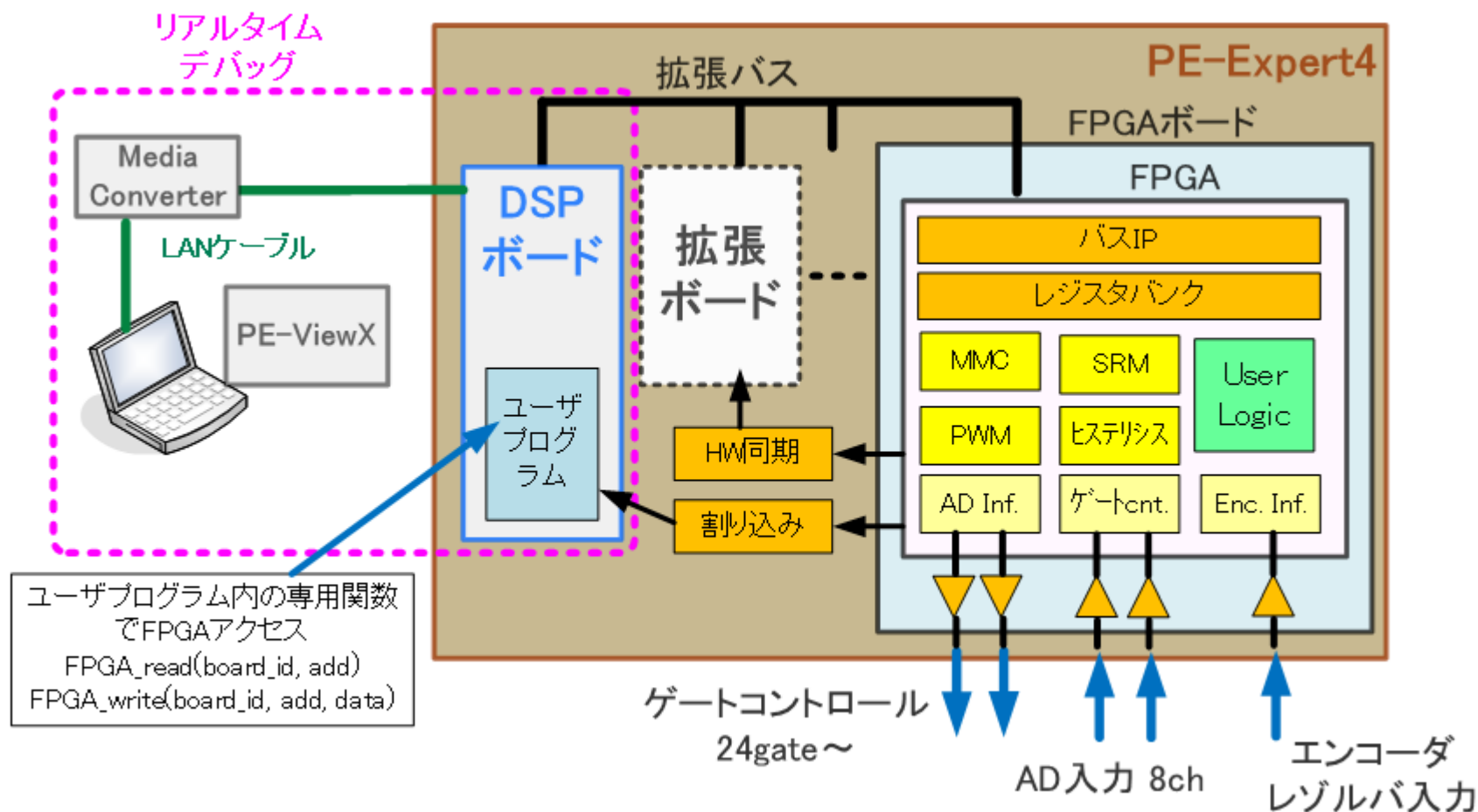
製品事例：FPGAによる高調波重畳機能
各種アプリケーション事例（MMC, DAB, SRM）

パワエレFPGAプラットフォーム

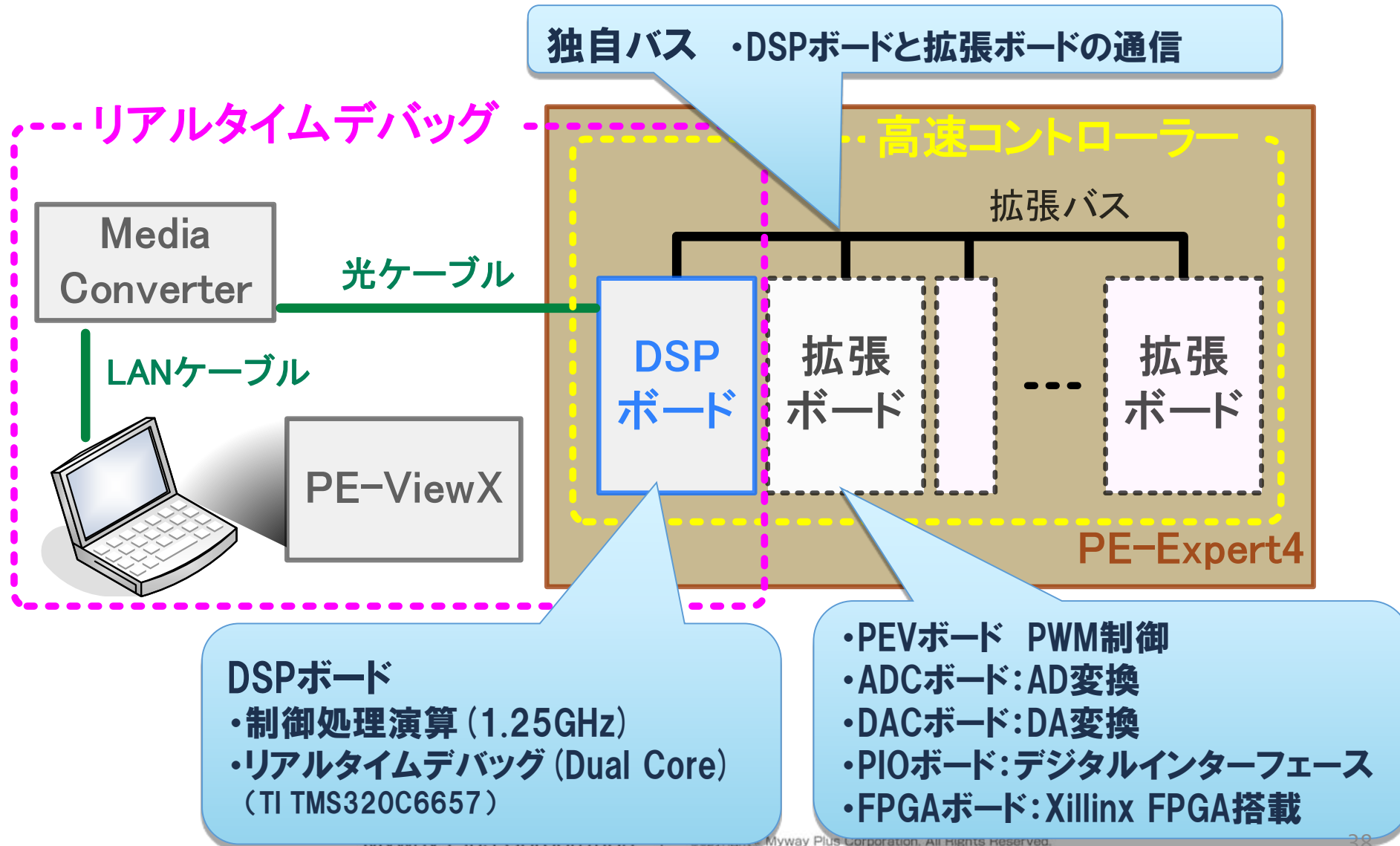


PE-Expert4 FPGAボード

パワエレ専用FPGAサンプル回路(IP)と、ソフトウェアの柔軟性と、
FPGAの高速フィードバック制御

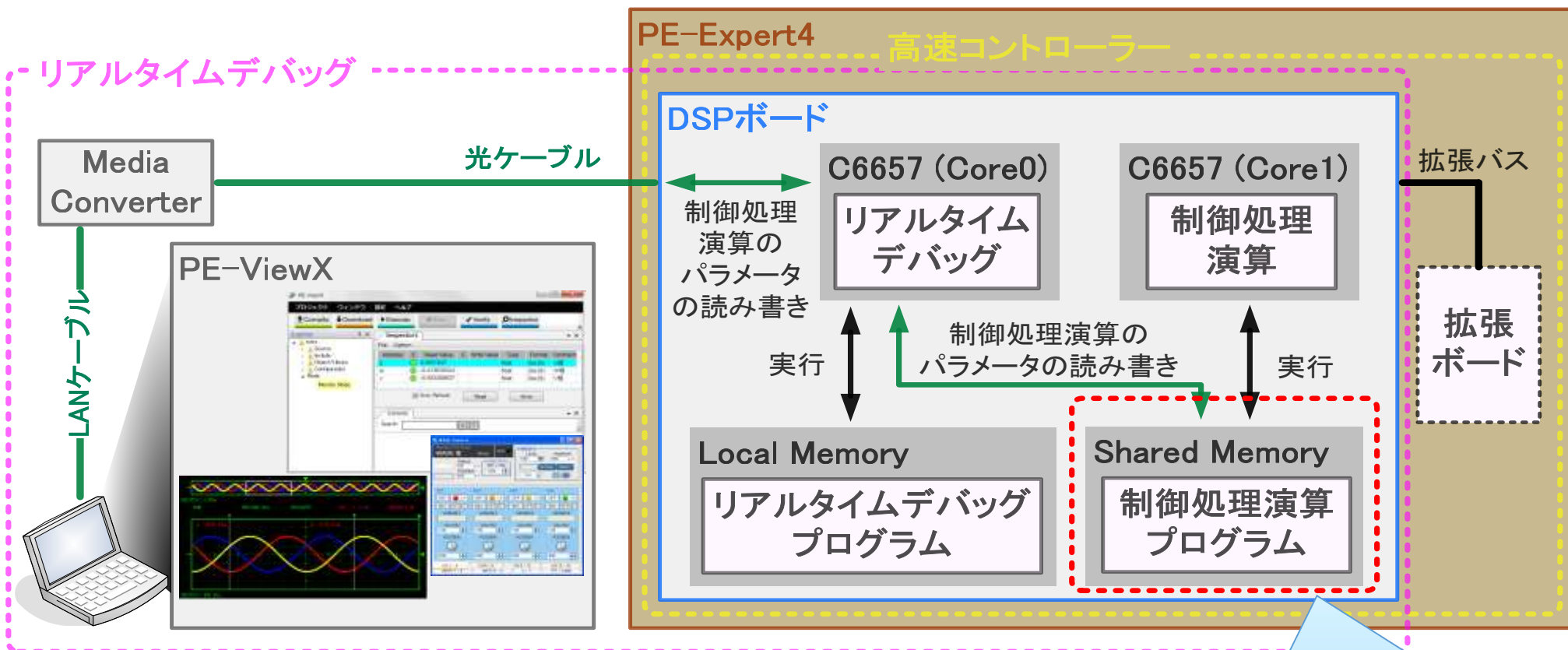


豊富なインターフェースを、高性能DSP、FPGAにより自在に制御



リアルタイムデバッグ

制御演算とリアルタイムデバッグを、デュアルコアで
独立・不干渉で実現



- 両方のコアから同時アクセスできる
- 両方のコアは独立実行できる

FPGAプラットフォームと事例紹介

FPGAプラットフォーム PE-Exert4

製品事例：FPGAによる高調波重畳機能

各種アプリケーション事例（MMC, DAB, SRM）

製品事例

大容量バッテリー充放電システム

MWCDS-060-040A1/MWCDS-075-04

選べる2つのモデル



電流リップル重畳機能により電池評価機能が向上

MWCDS-060-040A1

600V版

(600V/±400A/±100kW)

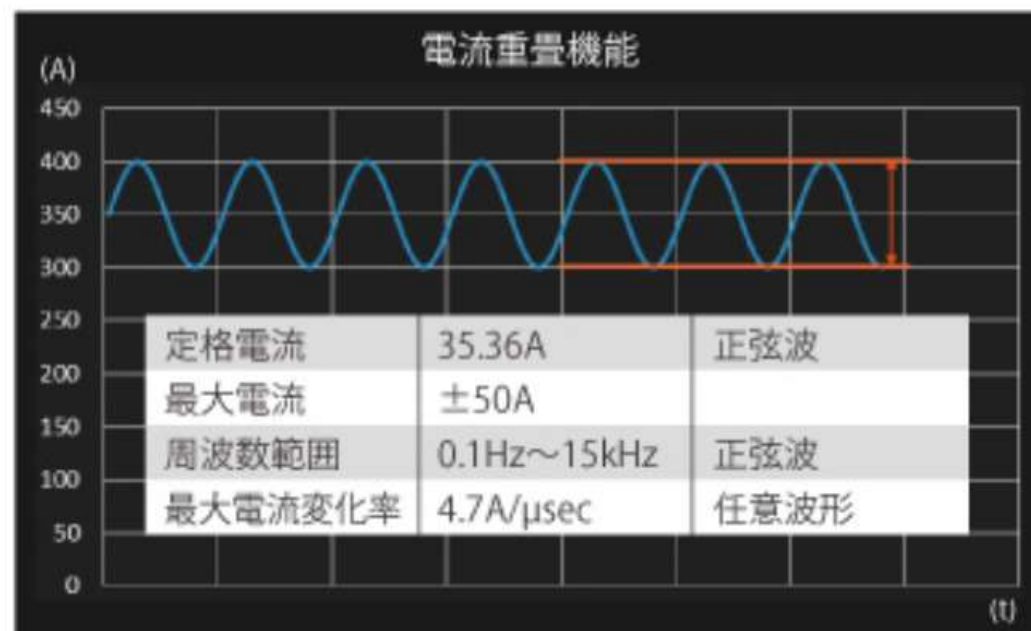


関連論文 (ECCE2018)

Design Method of DC Power Supply for Superposing 20kHz/100A Peak to Peak Sinusoidal Current with Several Hundred DC Current to Analyze Battery AC Impedance

[10.1109/ECCE.2018.8558032](https://doi.org/10.1109/ECCE.2018.8558032)

電流リップル重畳機能 (600Vモデルのみ)



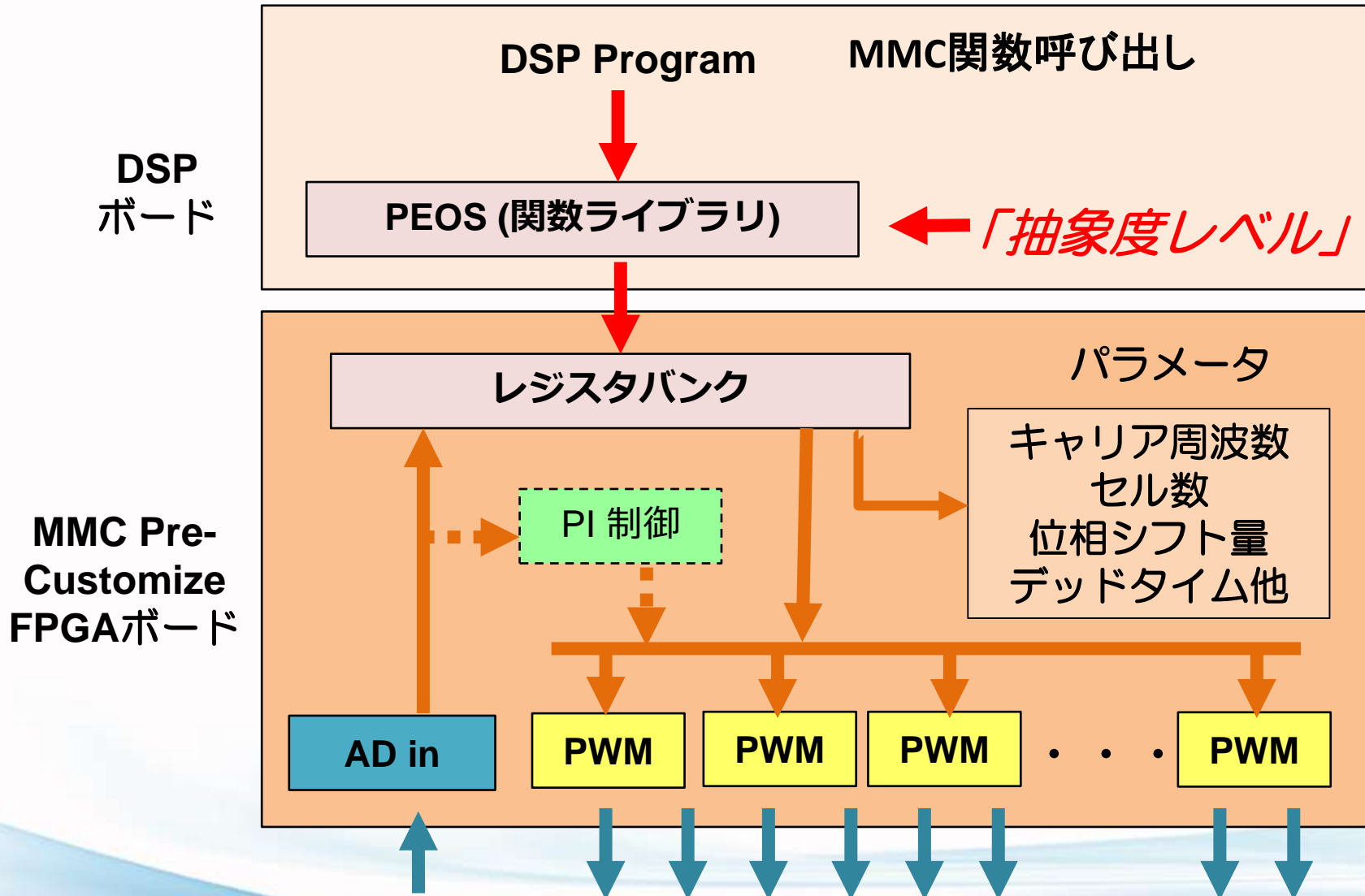
FPGAプラットフォームと事例紹介

FPGAプラットフォーム PE-Exert4

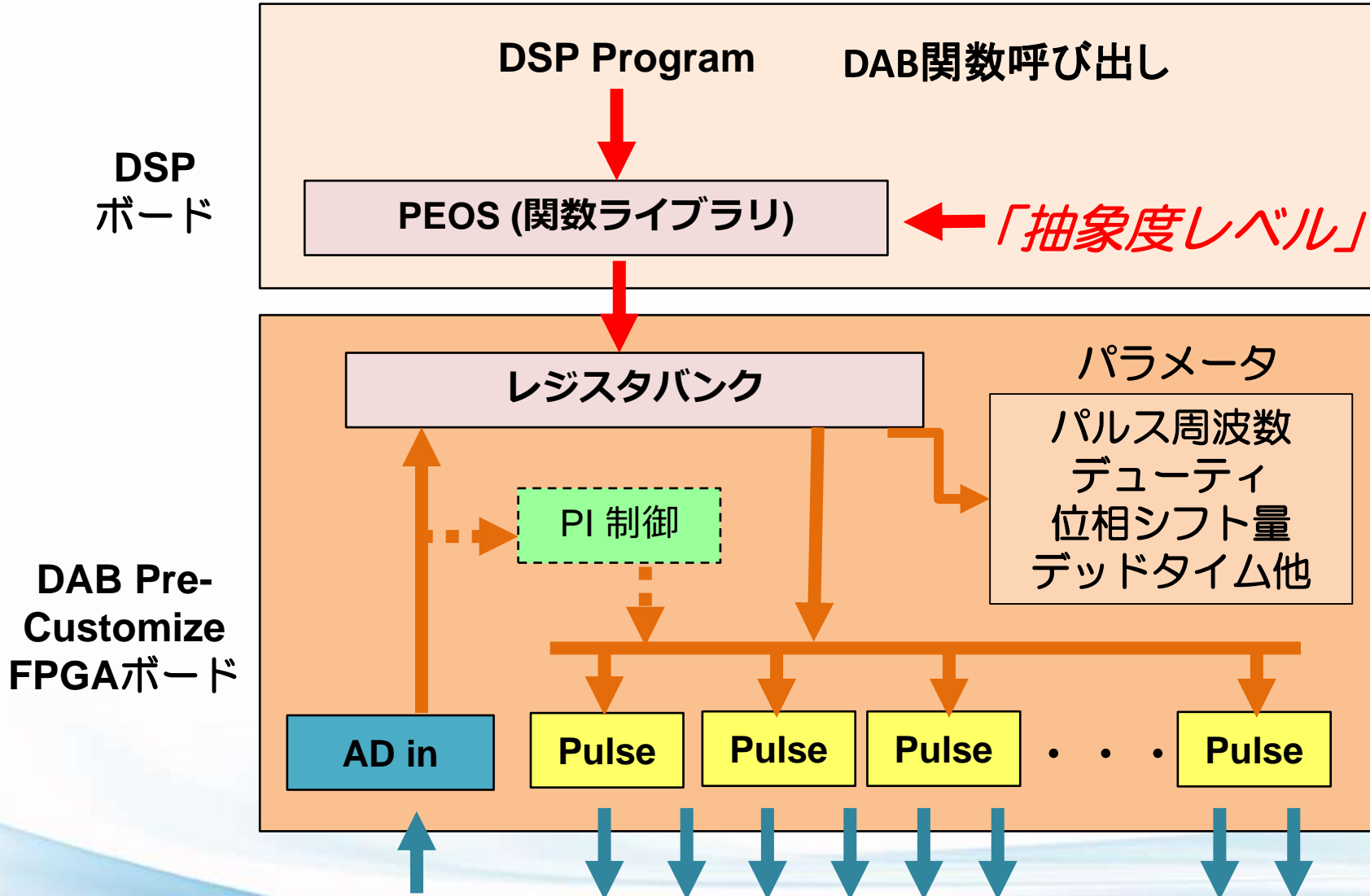
製品事例：FPGAによる高調波重畳機能

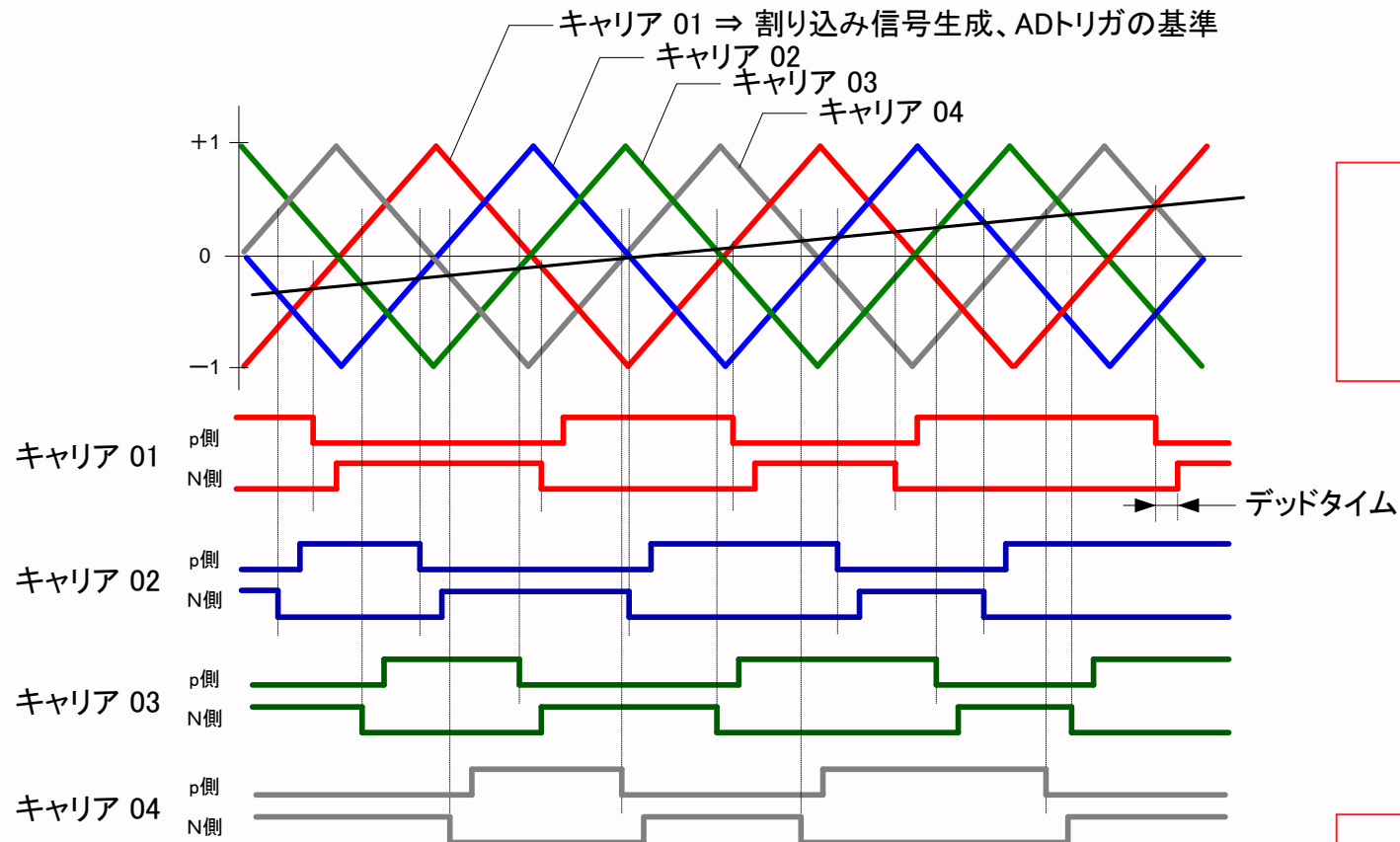
各種アプリケーション事例 (MMC, DAB, SRM)

専用C関数からFPGAを制御



高精度位相制御 DAB





空間的拡張性
の活用
(多ゲート制御)

SWインターフェース

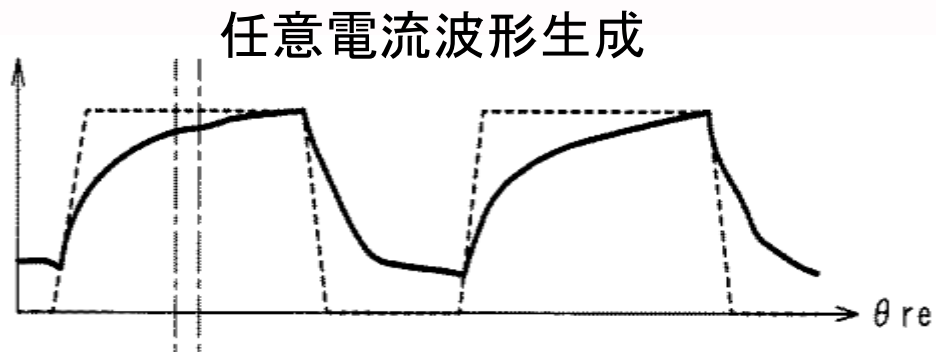
関数機能: マルチレベルPWM生成機能の初期化

```
INT32 MLPWM_inverter_init ( INT32 bdn, INT32 fc, INT32 level, INT32 dt);
```

関数機能: 三角波キャリア比較変調の指令値設定

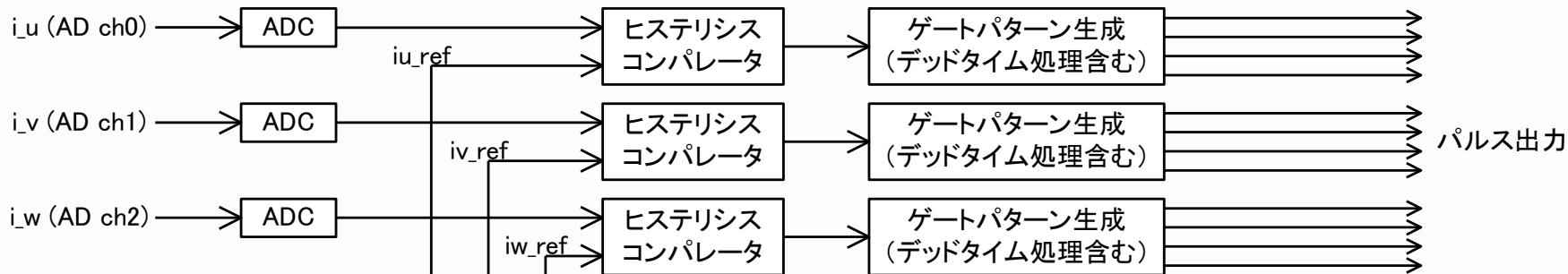
```
INT32 MLPWM_inverter_set_uvw ( INT32 bdn, FLOAT32 u, FLOAT32 v, FLOAT32 w);
```

HWロジックとSWの切り分け(適材適所)



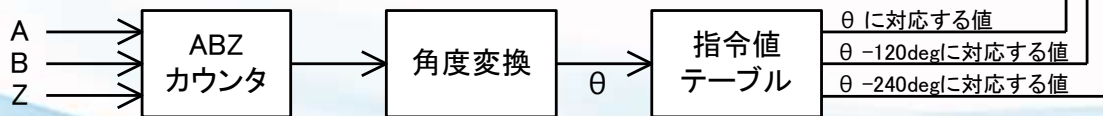
電流値

FPGAブロック図

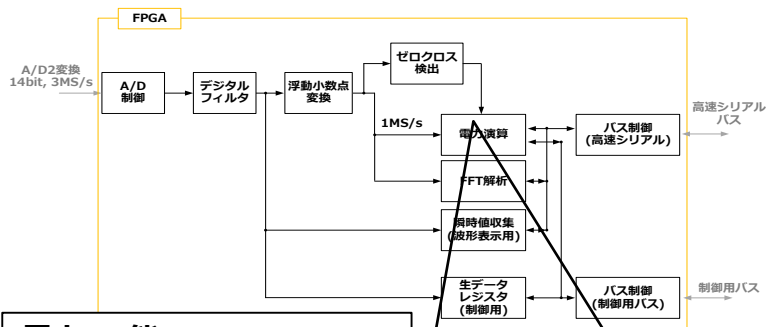


Hブリッジゲート制御
(正・負・ゼロ)

角度
情報



任意波形テーブル(各相個別)



電力LC能
(サンプリング: 1MS/s)

$$X_{rms}(i) = \sqrt{\frac{1}{M} \sum_{s=1}^M (X(i)s)^2}$$

$$X_{mn}(i) = \frac{\pi}{2\sqrt{2}} \frac{1}{M} \sum_{s=1}^M |X(i)s|$$

$$S(i) = U_{rms}(i) \times I_{rms}(i)$$

$$P(i) = \frac{1}{M} \sum_{s=1}^M (U(i)s \times I(i)s)$$

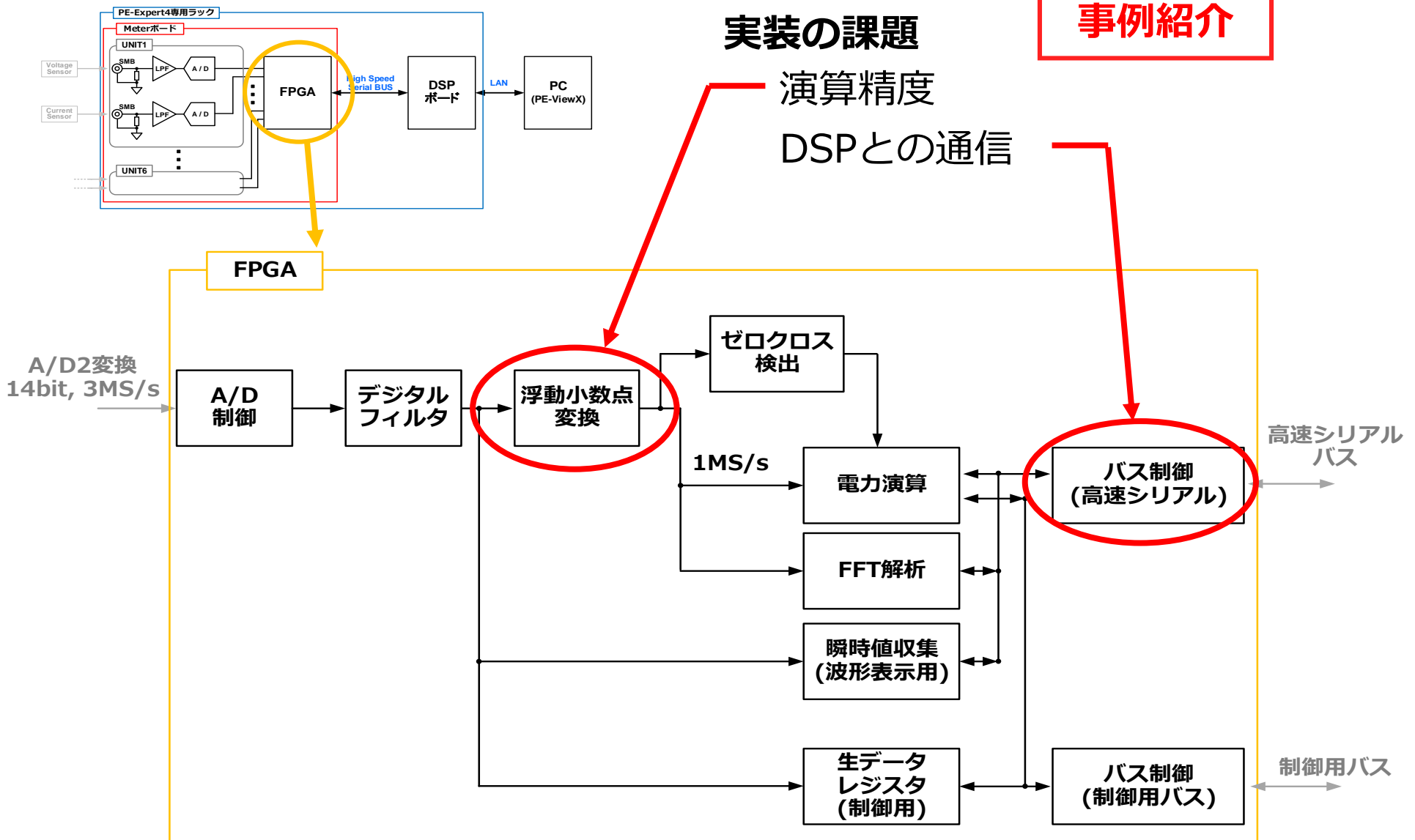
$$Q(i) = si(i) \sqrt{S(i)^2 - P(i)^2}$$

⋮

計測項目	記号	単位
電力系計測項目		
有効電力	P	W
無効電力	Q	var
皮相電力	S	VA
位相角	φ	deg.
力率	λ	
電圧実効値	Urms	V
電流実効値	Irms	A
電圧平均値整流実効値換算	Umn	V
電流平均値整流実効値換算	Imn	A
電圧直流成分	Udc	V
電圧交流成分	Uac	V
電流直流成分	Idc	A
電流交流成分	Iac	A
周波数	f	Hz
電圧ピーク+	Upk+	V
電圧ピーク-	Upk-	V
電流ピーク+	Ipk+	A
電流ピーク-	Ipk-	A
電圧瞬時値	U	V
電流瞬時値	I	A
効率	η1~η4	%
高調波解析計測項目		
高調波電圧値	-	V
電圧高調波含有率	-	%(for Fud)
高調波電流値	-	A
電流高調波含有率	-	%(for Fud)
高調波有効電力	-	W
総合高調波電圧歪率	THD	%
総合高調波電流歪率	THD	%
機械系計測項目		
回転速度		
温度計測		
温度	temp	℃

既存の計測機器と同様の計測項目を実装

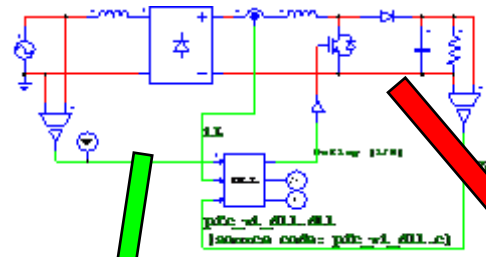
パワーメータ機能の概要 (システム構成)



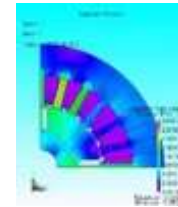
モデルベース開発 FPGA開発環境デモ

インバータモデルベース開発

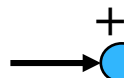
PSIM



JMAG
Simulation Technology for Electromechanical Design



指令値



コントローラ

パワー回路

計測値

SimCoder

PE-Expert4
FPGAプロトタイプ
RCPコントローラ
制御+計測



ゲート制御

センサ値



Typhoon HIL

TyphoonHIL
HILS



PE-Inverter

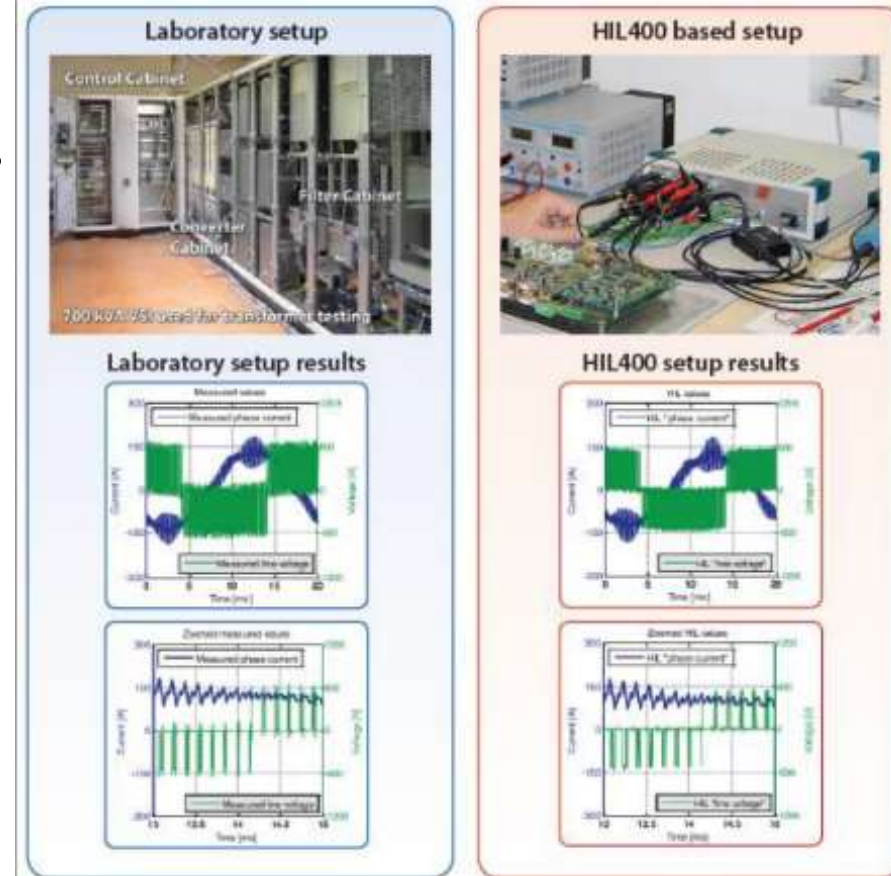
試作・実験用インバータ



組込制御ボード
製品ボード



- 高精度
 - 20nsPWMオーバーサンプリング
 - 500nsシミュレーションタイムステップ
- パワエレに特化
 - パワーエレクトロニクス専用SoC
 - スタックでマイクログリッドも対応
- 簡単(1人で立ち上げ)
 - サードパーティのツール不要
 - ワンクリックでコンパイル・実行
 - 動作中のモデルの操作(SCADA)



「手軽なパワー回路模擬」から「大規模システム検証」まで

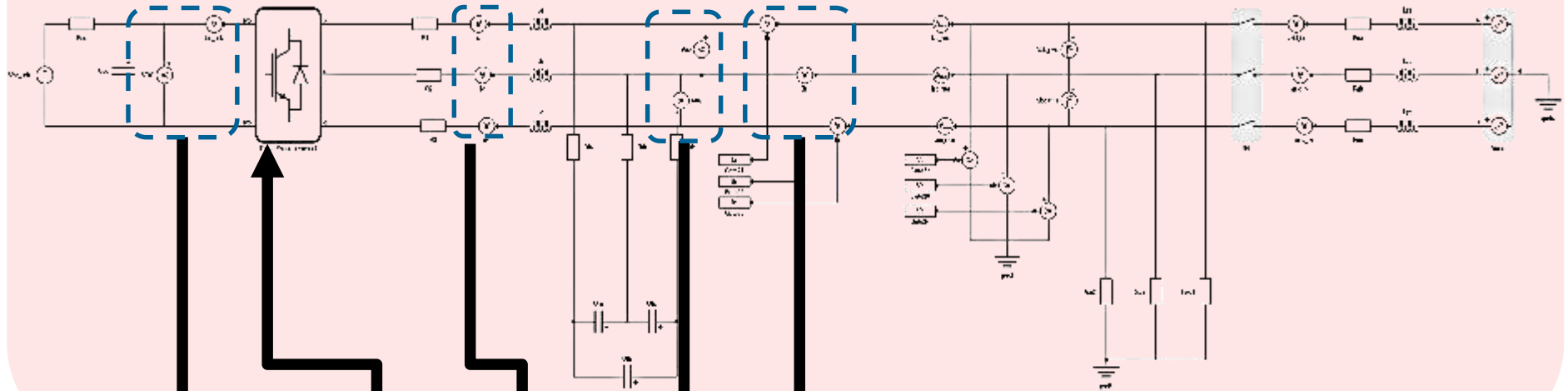
HIL402



DCリンク

3相インバータ

系統3相



PWM

i_u

i_w

V_{uv}

V_{vw}

V_{DC}
DC

i_{u_grid}

i_{w_grid}



PE-Expert4+FPGAボード

PQ自在インバータ装置SW

キャリア周期10Khz

保護機能

-電圧

-周波数

-単独運転検出

電圧位相跳躍方式

無効電力変動方式 5Hz

パワーメーター

演習2

シミュレーションとデバッグ

演習3

デッドタイムロジック

ご清聴ありがとうございました

アンケートのご記入をよろしくお願いいたします

講演についてのご質問・資料ダウンロード

協会について | 入会案内 | お知らせ | コミュニティ | eラーニング | 技術情報 | セミナー情報 | 推薦図書 | マイページ

HOME > コミュニティ

パワエレ専門のコミュニティサイト

キーワードで検索

未回答 検索 質問する・投稿する

人気の記事(閲覧数順)

- 1 JKが教えるパワエレ：共通等...
カテゴリ：パワーエレクトロニクス教材制作コンテスト
- 2 JKが教えるパワエレ：パワエ...
カテゴリ：パワーエレクトロニクス教材制作コンテスト
- 3 JKが教えるパワエレ：ワイヤ...
カテゴリ：パワーエレクトロニクス教材制作コンテスト
- 4 JK teaches power electronics...
カテゴリ：パワーエレクトロニクス教材制作コンテスト
- 5 JKが教えるパワエレ：Cocker...
カテゴリ：パワーエレクトロニクス教材制作コンテスト

一覧へ ▶

質問カテゴリ

※コミュニティの使い方および注意事項 ▶

- ▶ 回路シミュレータPSIM
- ▶ 統合開発環境
- ▶ 組込基板開発
- ▶ 電力変換回路
- ▶ パワーデバイス
- ▶ インバータ・コンバータ
- ▶ モーター制御
- ▶ 充放電試験装置
- ▶ モデルベース開発

投稿カテゴリ

- ▶ パワーエレクトロニクス教材制作コンテスト
- ▶ 自作回路・試作品紹介
- ▶ お知らせ

新着 (質問・投稿一覧)

「日本パワエレ協会」「PWEL」で検索
→「コミュニティ」をクリック

～次回予告～

(計画中のテーマ)

高速電流フィードバック制御FPGA設計

IPブロックでVHDLレスのFPGA設計

DSPとFPGAの双方のシステム設計とプログラミング

その他

※表題および内容は変更される場合がございます
適時ご案内いたします